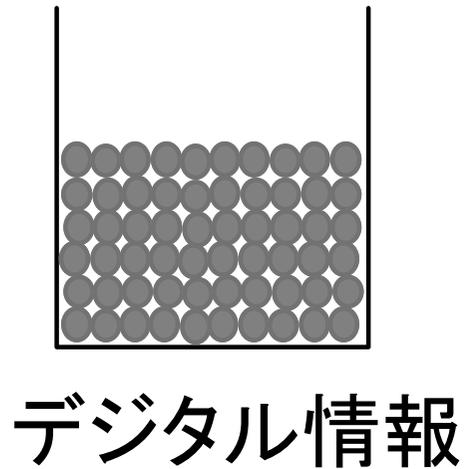
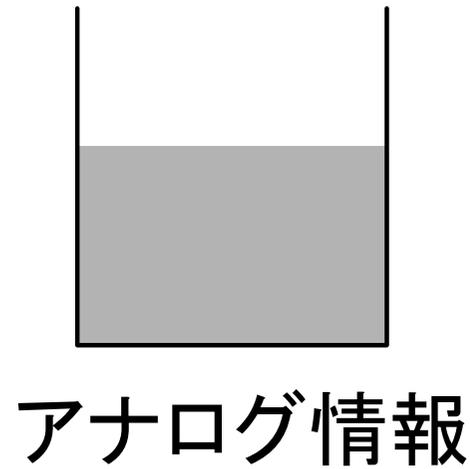
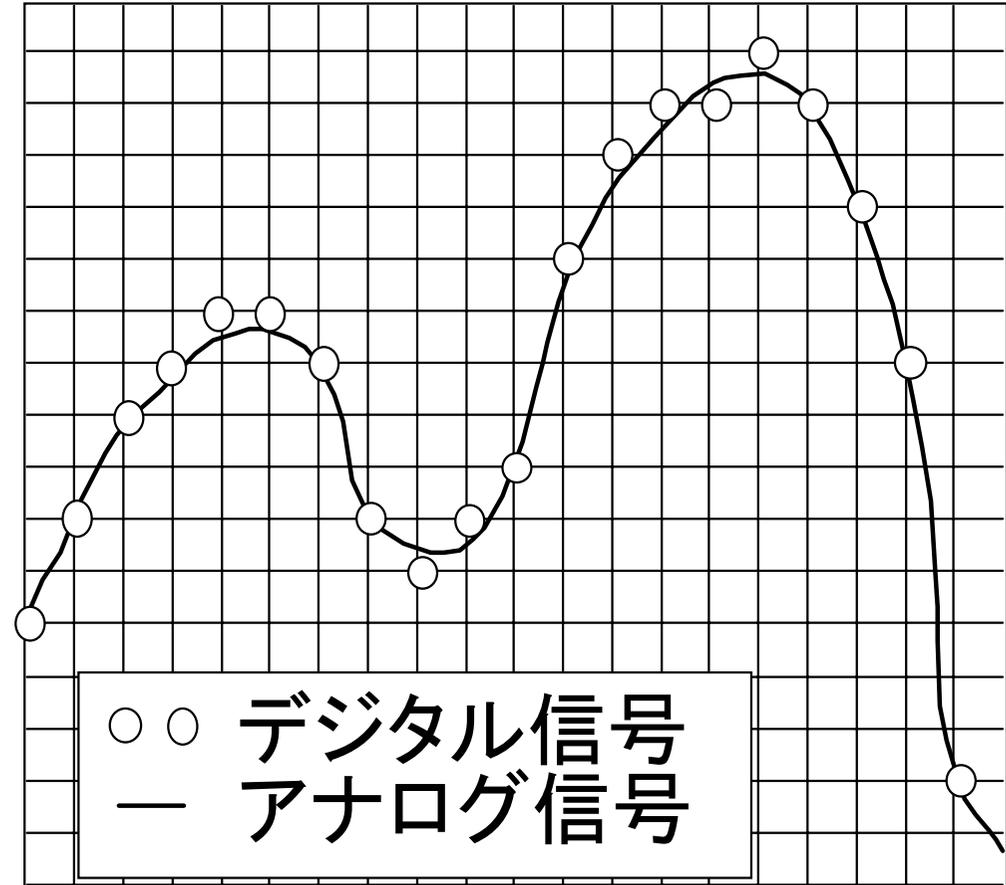


9章 CMOSアナログ基本回路

デジタル情報とアナログ情報



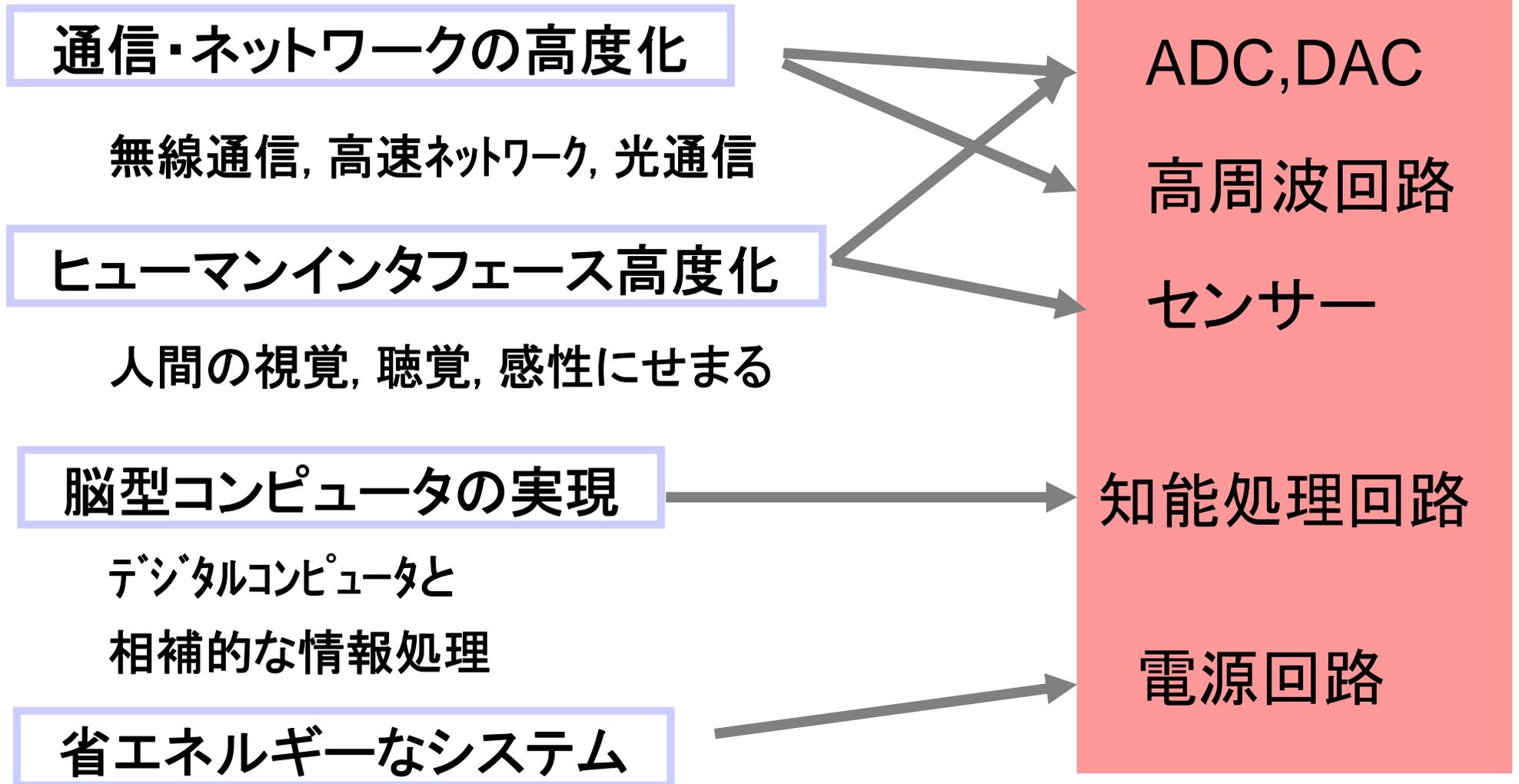
電圧



時間

情報処理システムにおけるアナログ技術

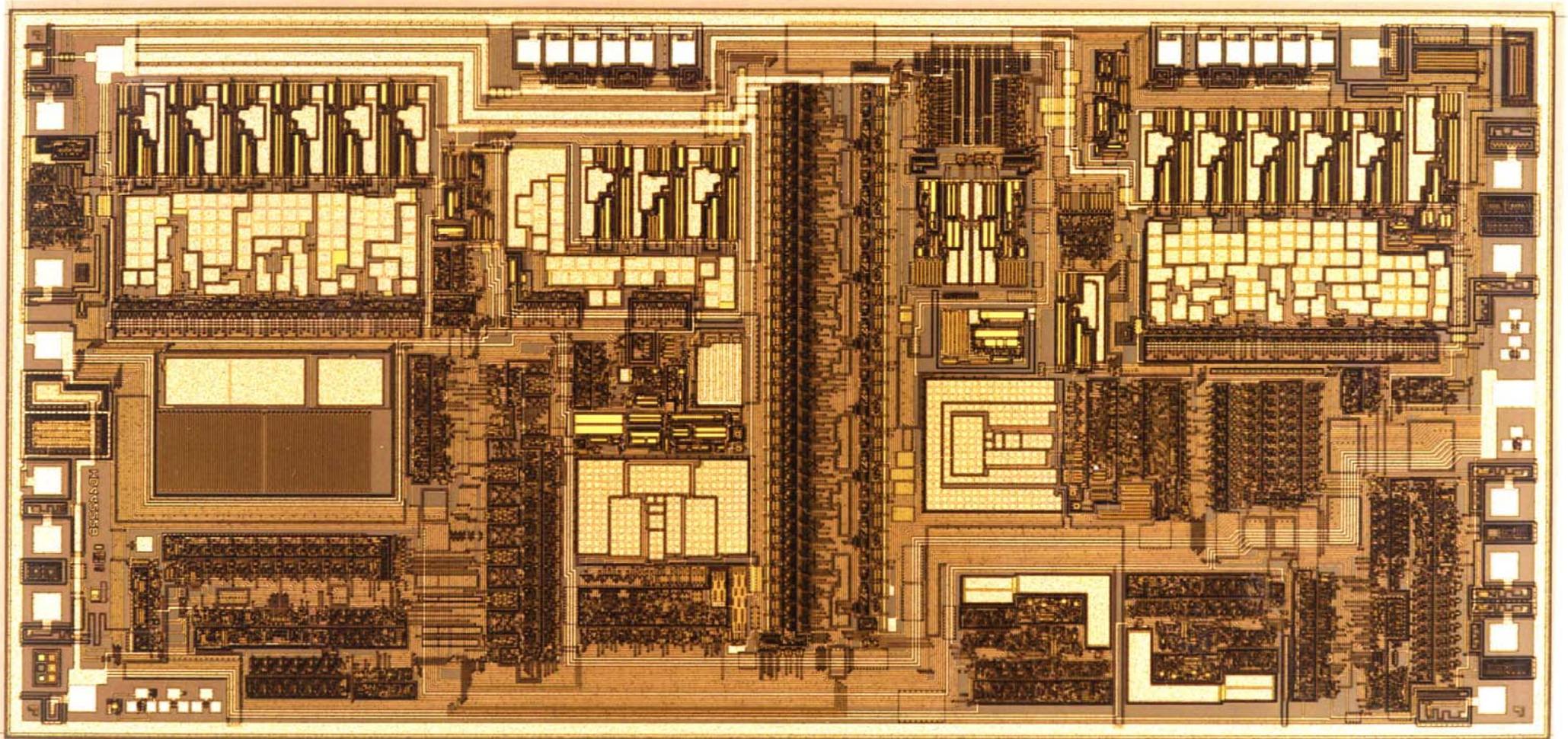
アナログ回路



音声用AD,DA変換LSI

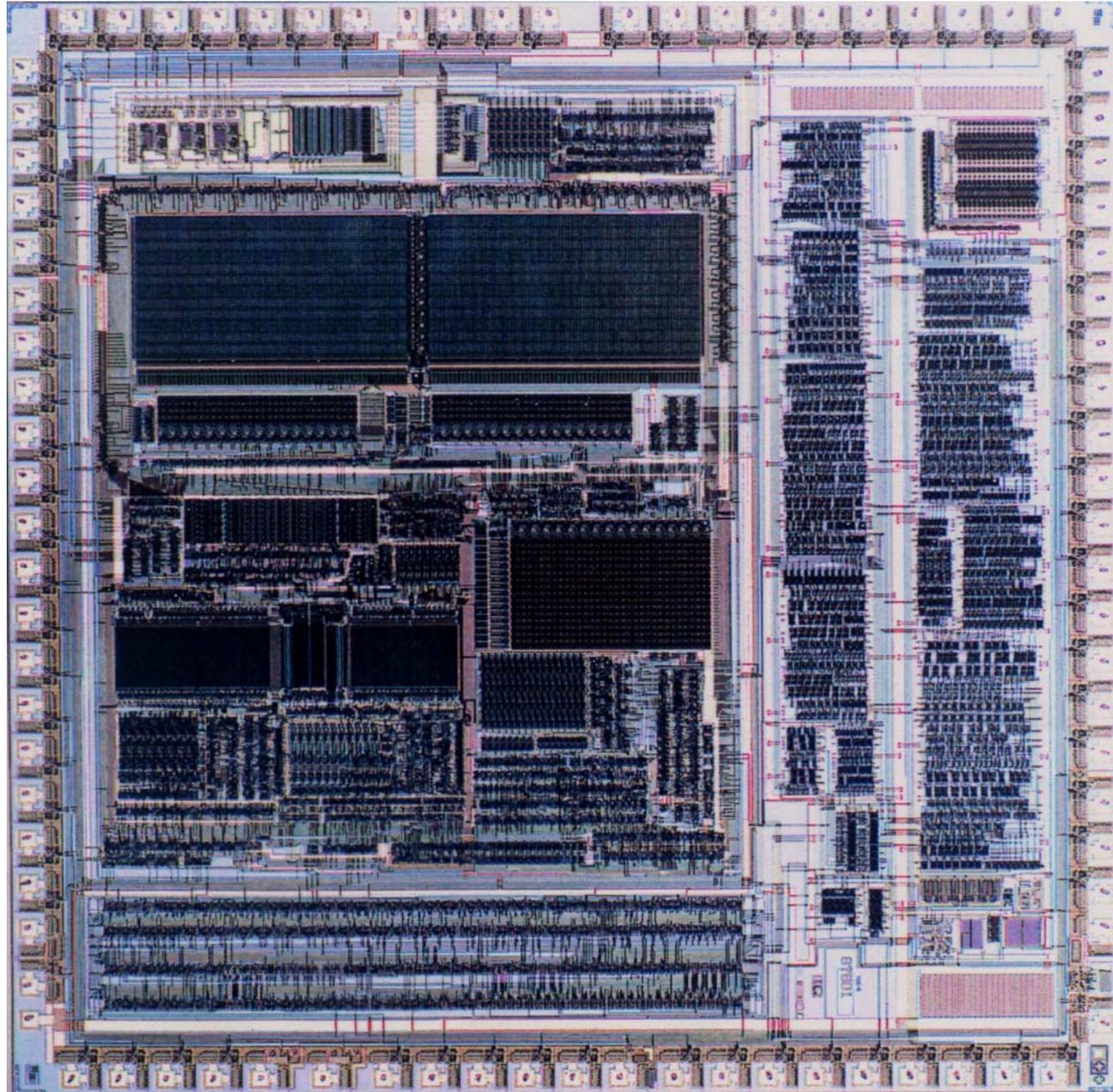
世界発のCMOSアナデジ混載LSI

Cアレイ型AD,DA変換器, スイッチトキャパシタフィルタ, PLL

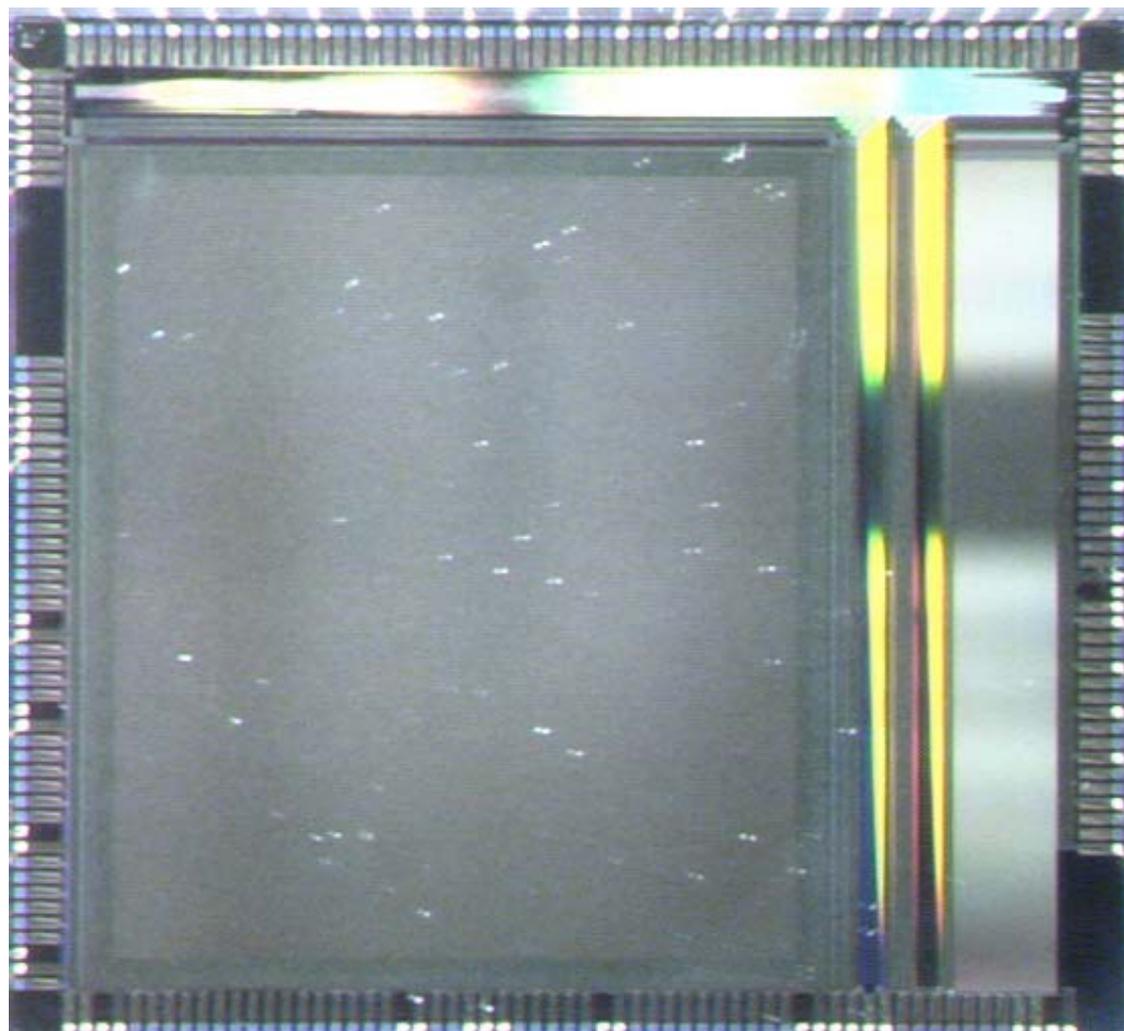


カムコーダー用制御LSI

AD,DA,MPU搭載

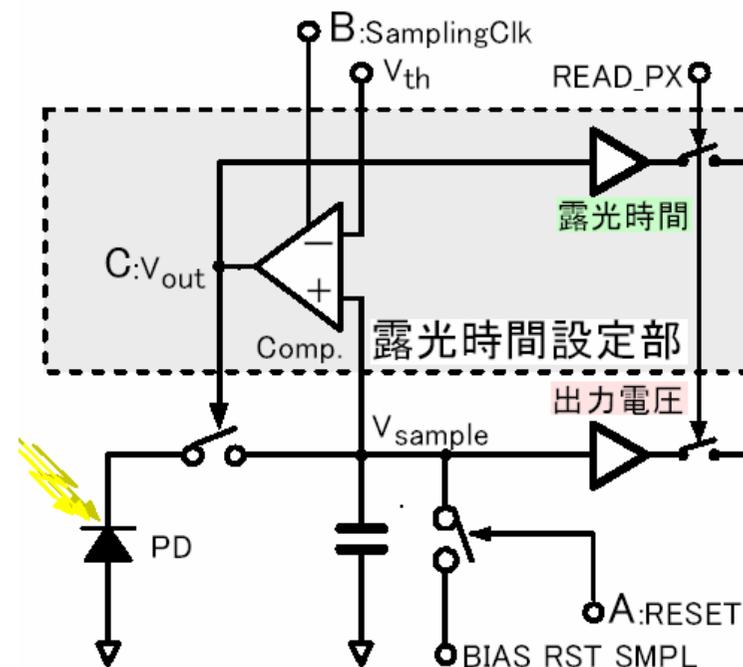


CMOSイメージセンサー(IIS-V2)



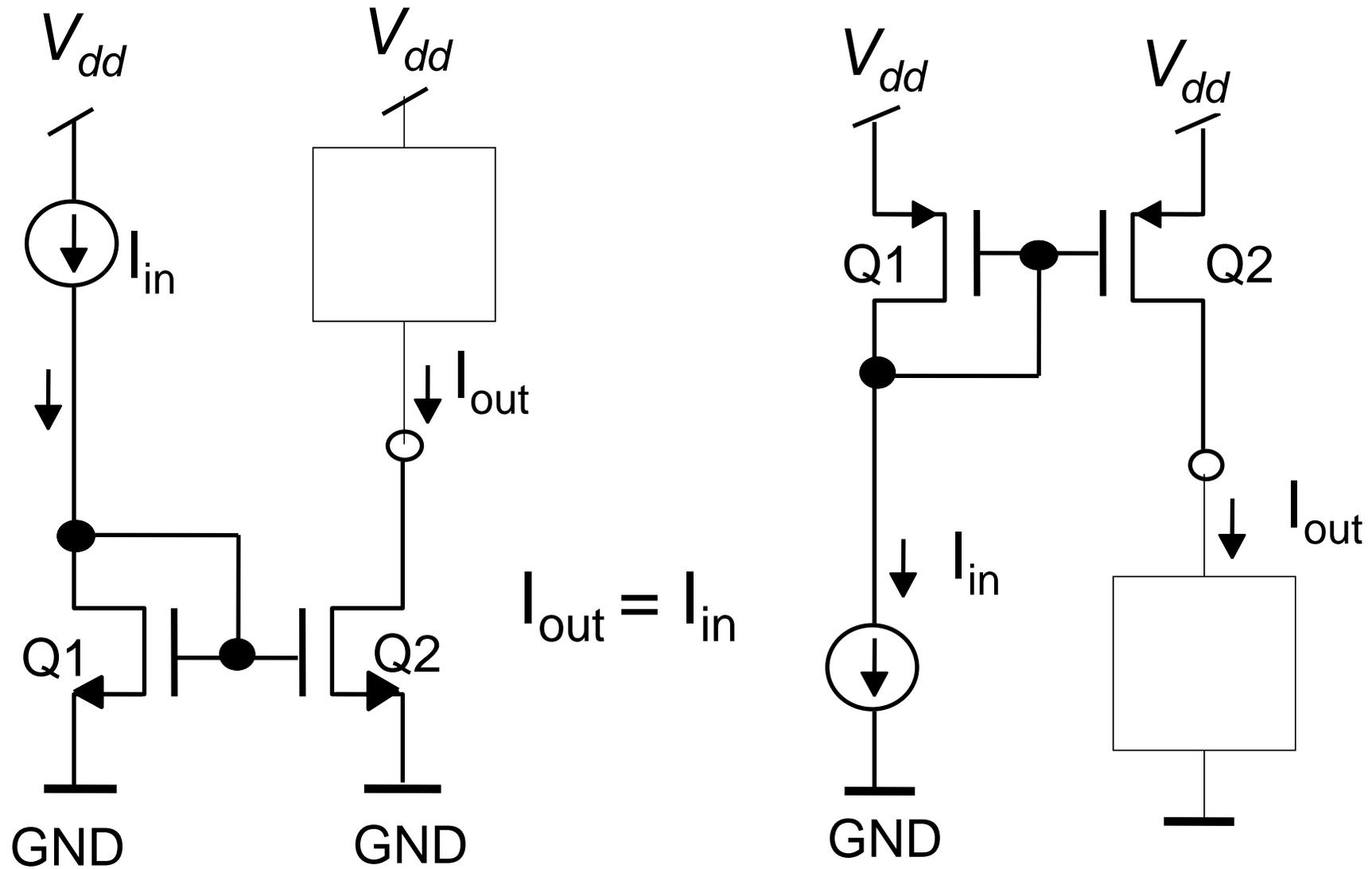
チップ写真

プロセス: 0.35um CMOS
 チップサイズ: 9.8x9.8mm
 電源電圧: 3.3V

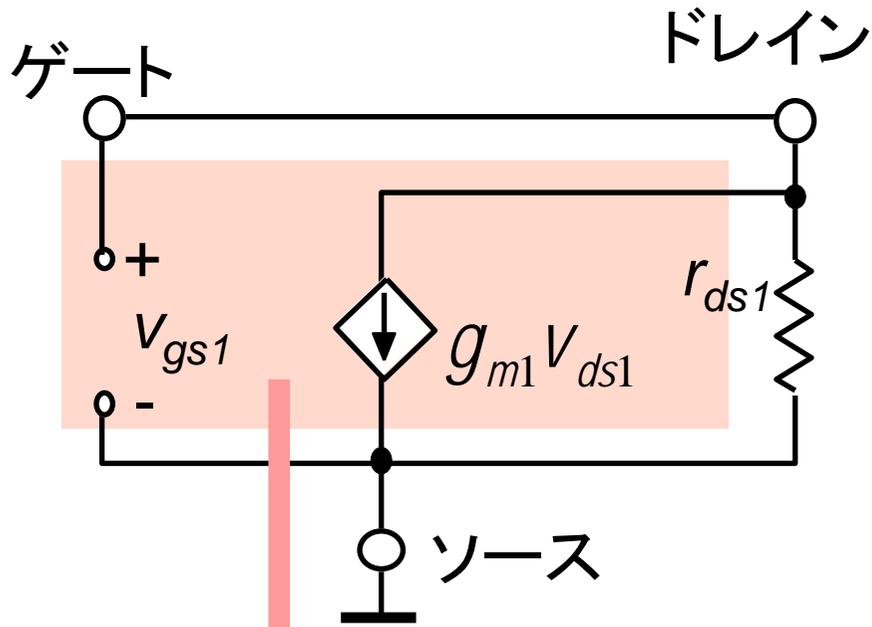


ピクセル回路

カレントミラー

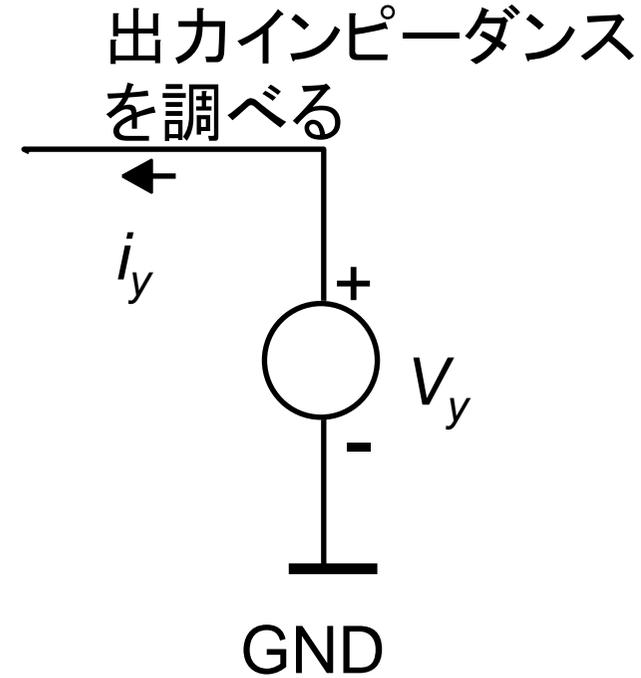


Q1の等価回路



$$V_y = V_{gs1} = V_{ds1}$$

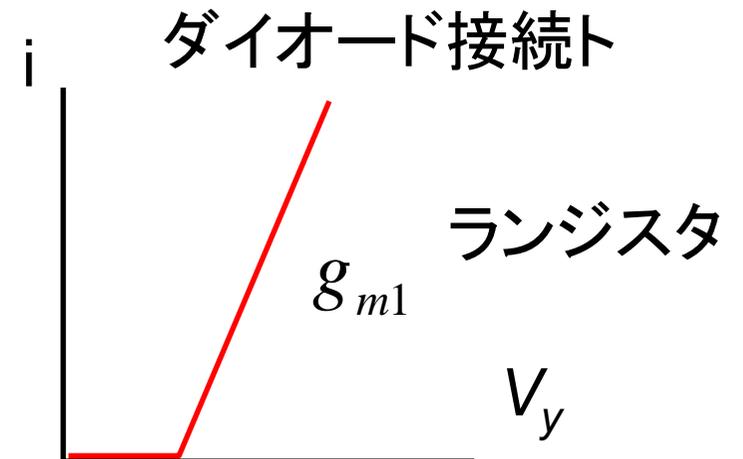
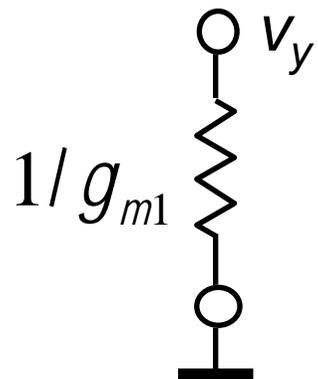
$$i_y = g_{m1} V_{ds1} + \frac{V_{ds1}}{r_{ds1}}$$



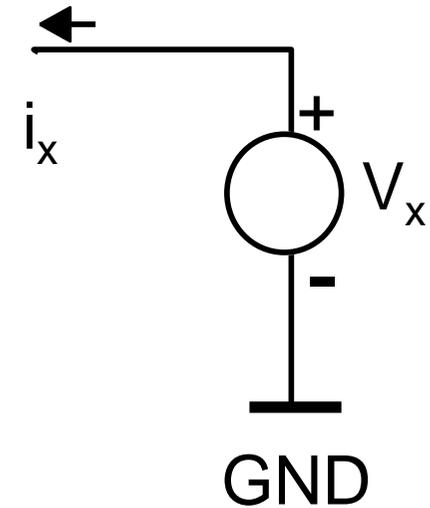
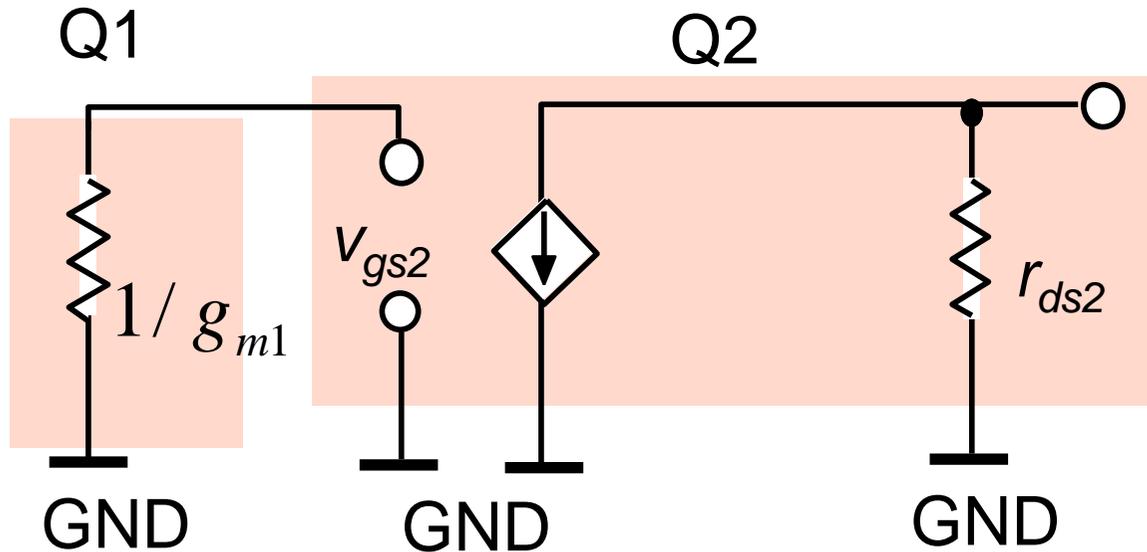
飽和領域では

$1/g_{m1} \ll r_{ds1}$ であるので

$$i_y = g_{m1} V_{ds1}$$

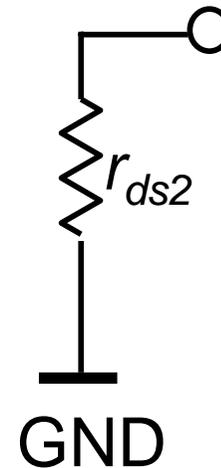


カレントミラーの等価回路



$$i_x = g_{m2} V_{gs2} + \frac{V_x}{r_{ds2}}$$

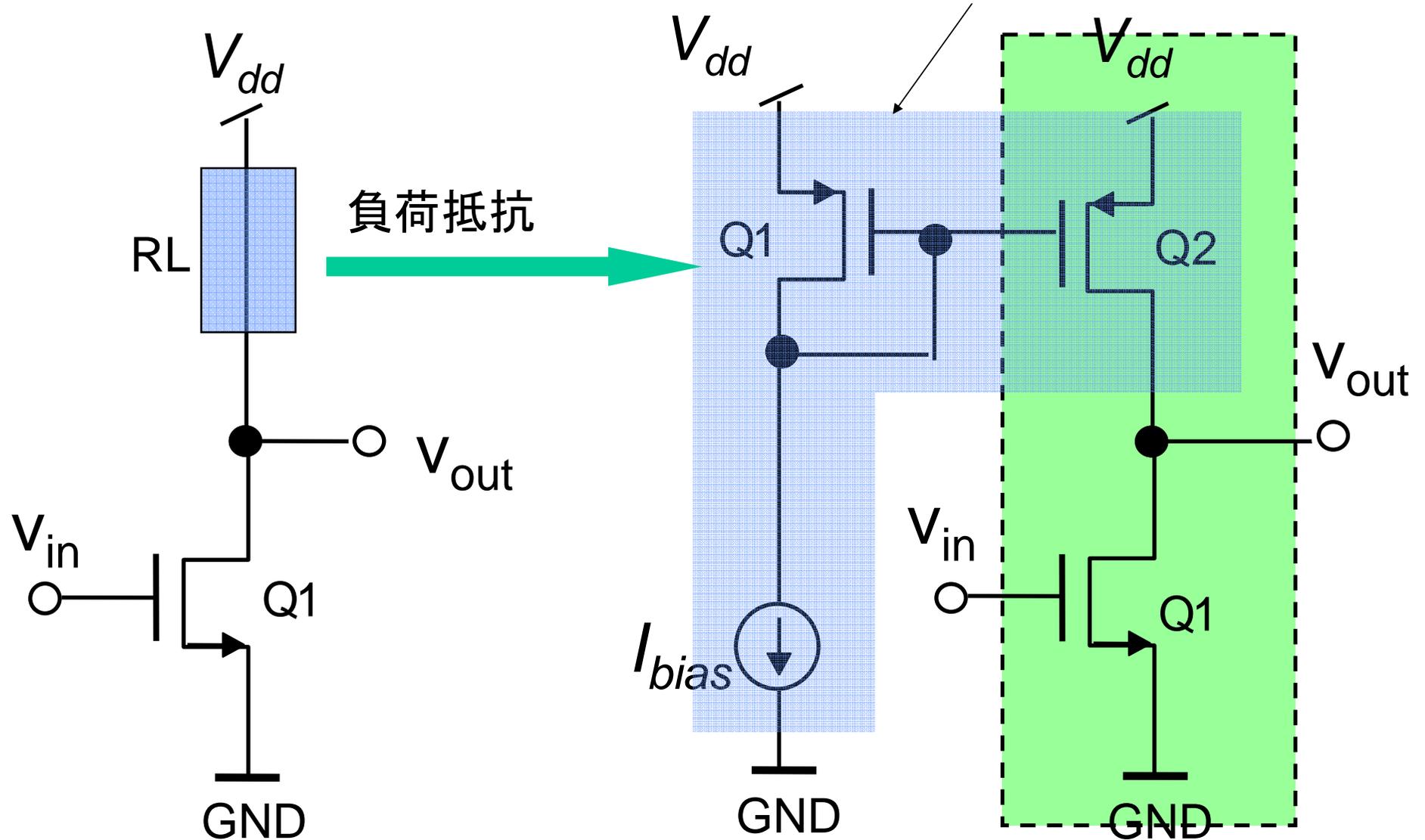
$$i_x = g_{m2} V_{gs2} = \frac{g_{m2}}{g_{m1}} i_y$$



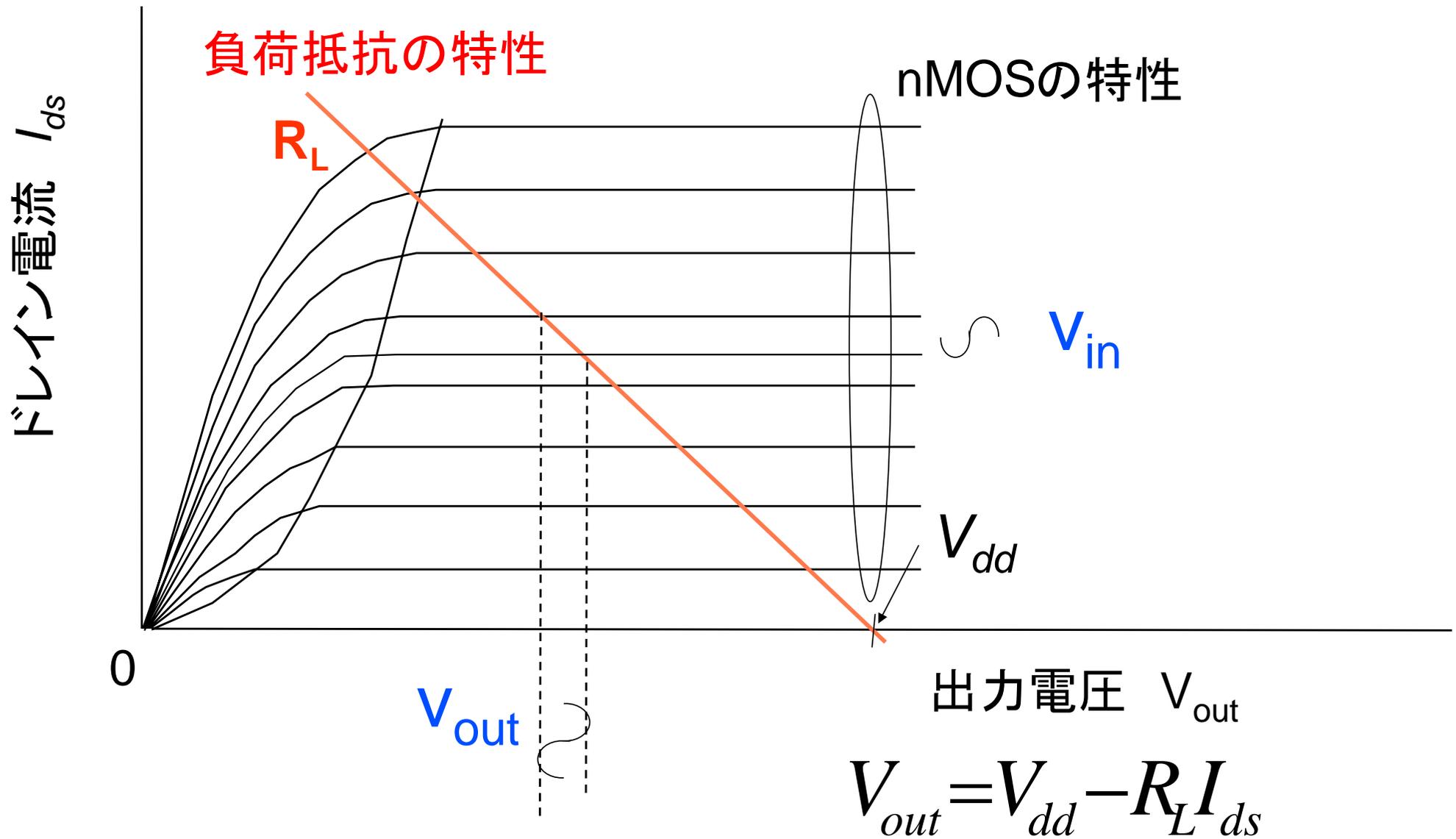
出力抵抗

飽和領域では
高い出力抵抗 = 定電流源
電圧によらず一定の電流を流す

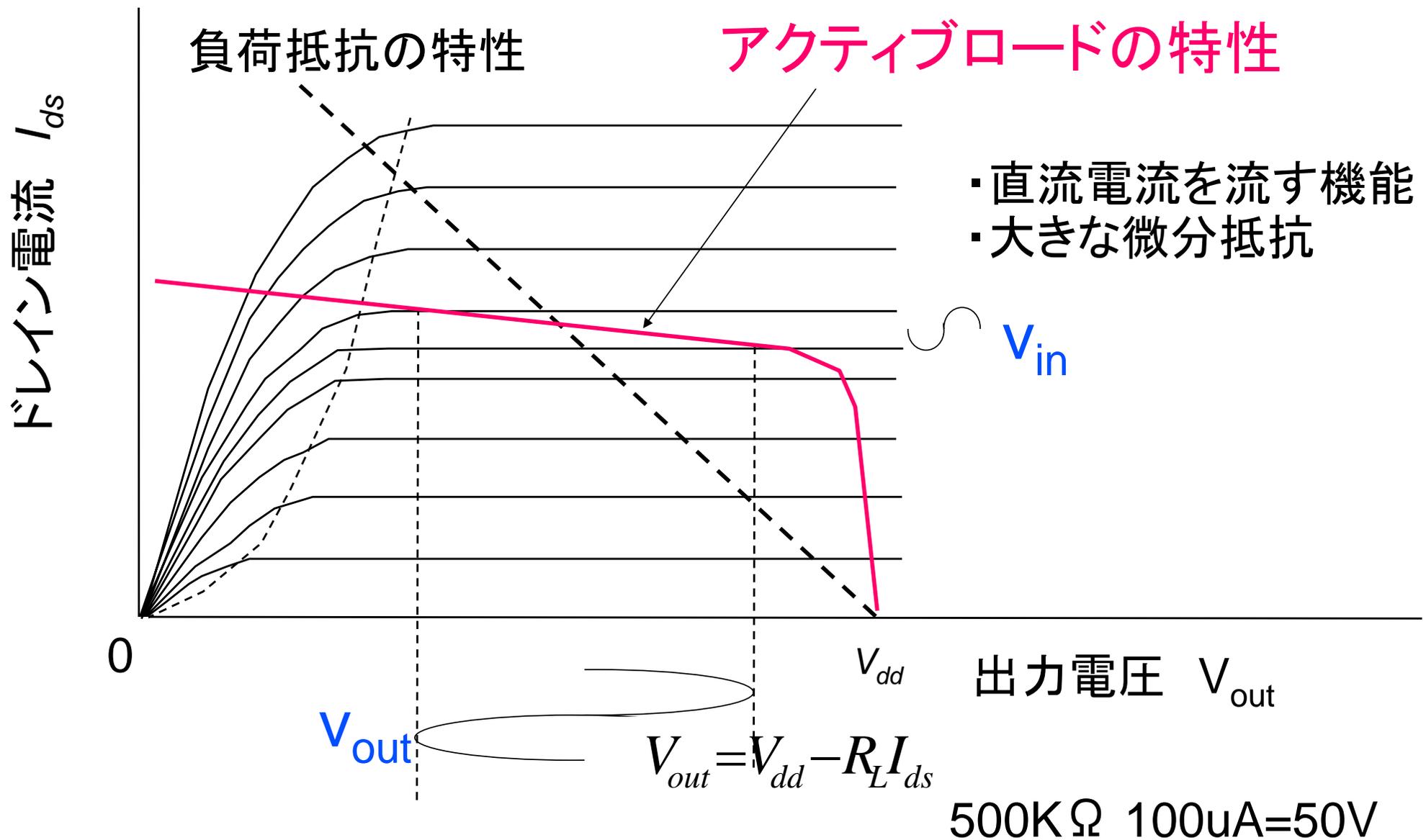
ソース接地アンプ

カレントミラー型
アクティブロード

ソース接地アンプの動作

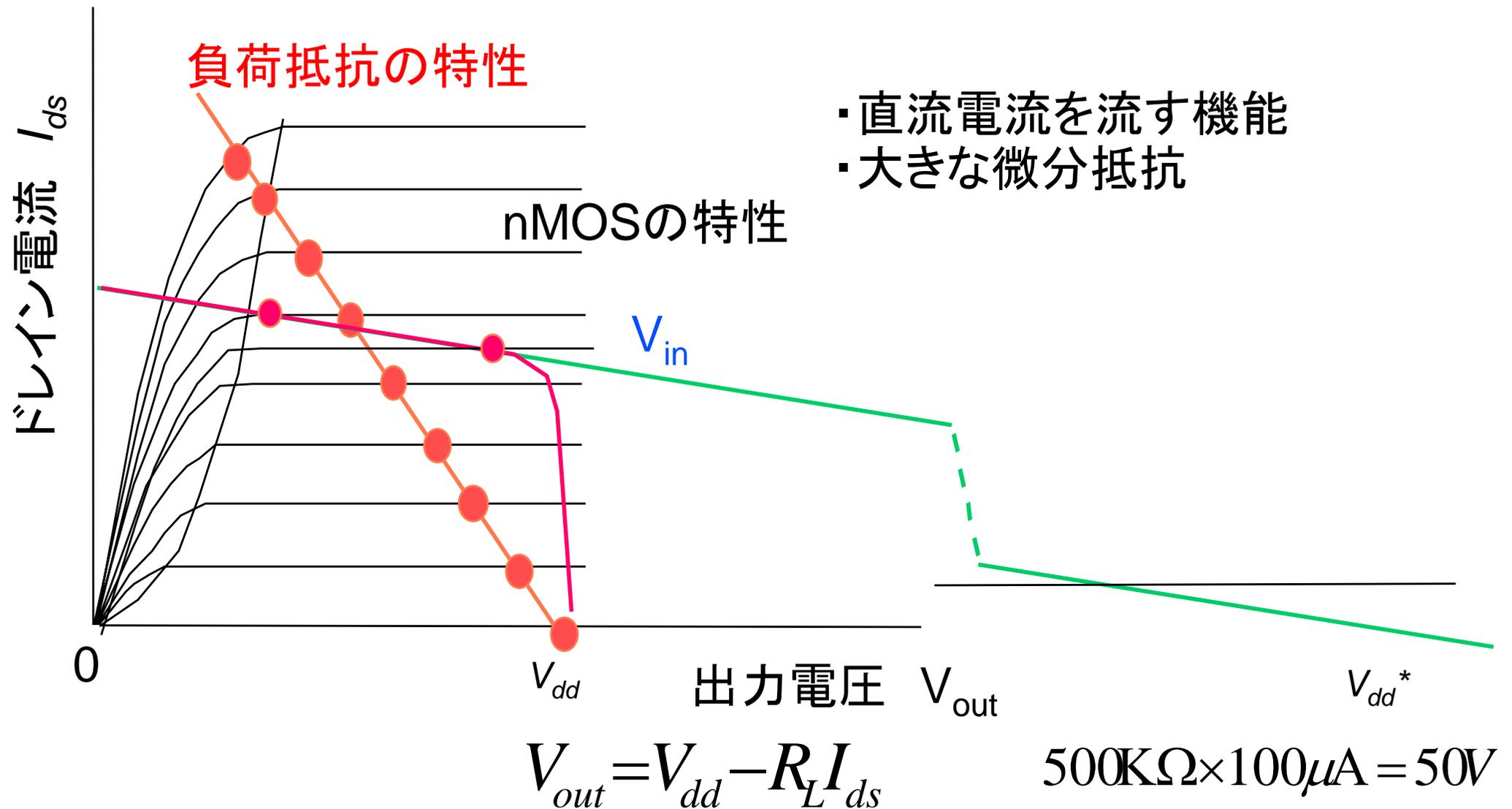


ソース接地アンプの動作

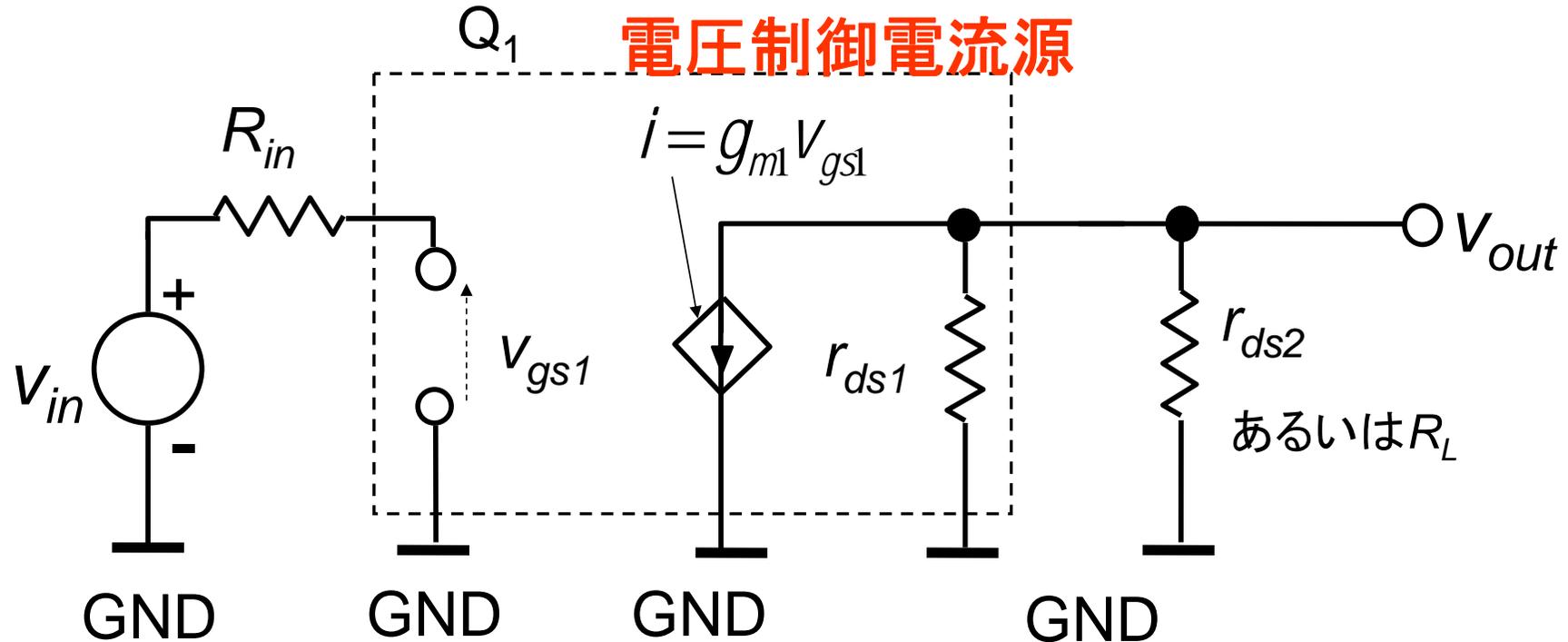


ソース接地アンプの動作

抵抗負荷とアクティブロードの比較



ソース接地アンプの等価回路と利得

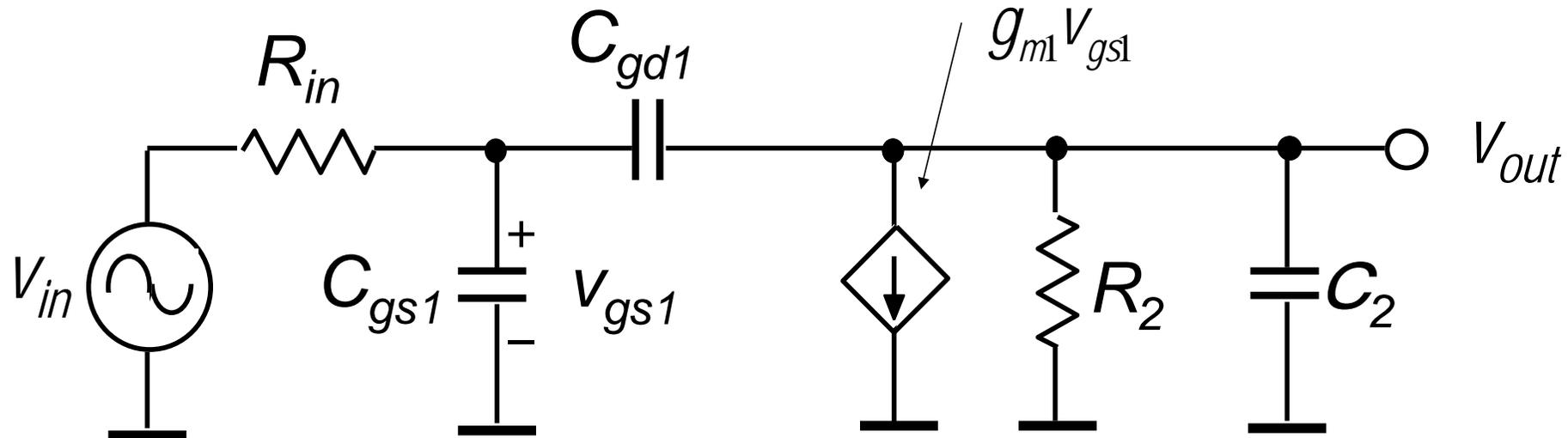


$$\begin{aligned} \text{電圧利得: } A_v &= V_{out} / V_{in} \\ R_2 &= r_{ds1} // r_{ds2} \\ &= -g_{m1} R_2 = -g_{m1} (r_{ds1} // r_{ds2}) = -10 \sim -100 \end{aligned}$$

数値例 $1\text{mA/V} \times 100\text{K}\Omega = 100$

ソース接地アンプの交流小信号等価回路

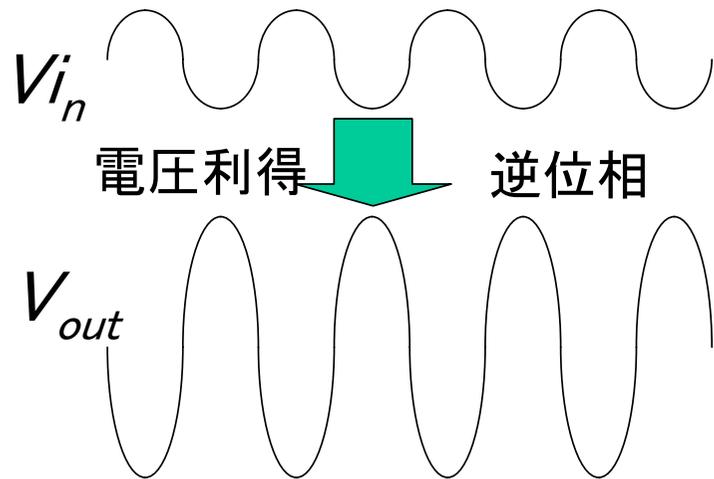
電圧制御電流源



$$T(s) = \frac{V_{out}(s)}{V_{in}(s)} = \frac{-g_{m1}R_2}{1 + s[R_{in}[C_{gs1} + C_{gd1}(1 + g_{m1}R_2)] + R_2(C_{gd1} + C_2)]}$$

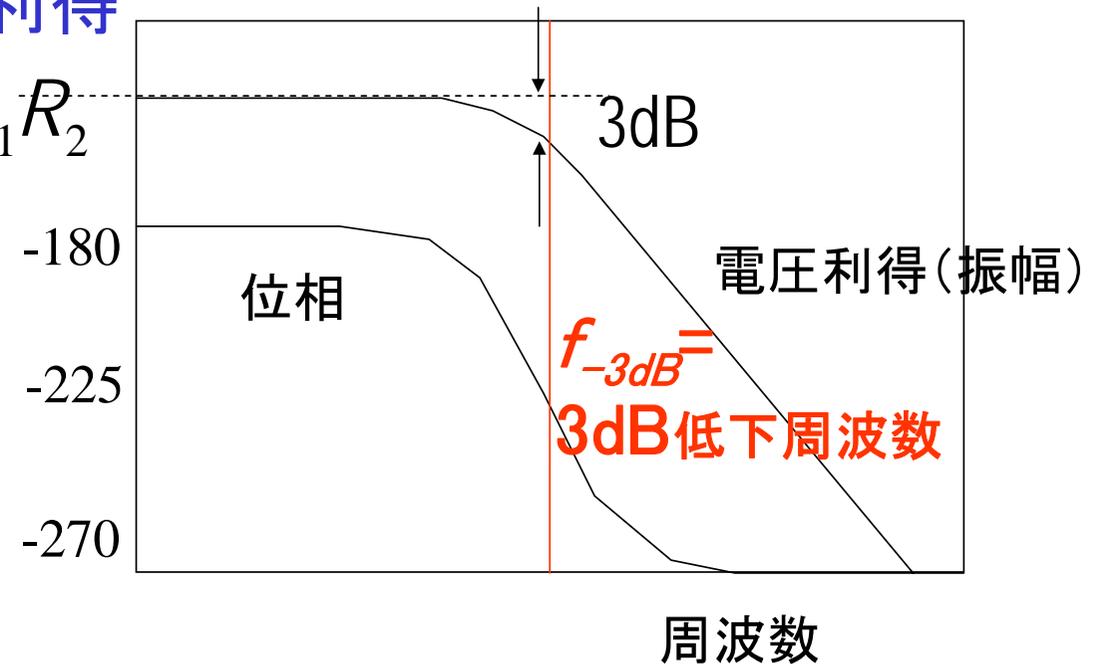
ソース接地アンプの周波数特性

$$T(s) = \frac{V_{out}(s)}{V_{in}(s)} = \frac{-g_{m1}R_2}{1 + j\omega [R_{in} [C_{gs1} + C_{gd1}(1 + g_{m1}R_2)] + R_2(c_{gd1} + C_2)]}$$



DC利得

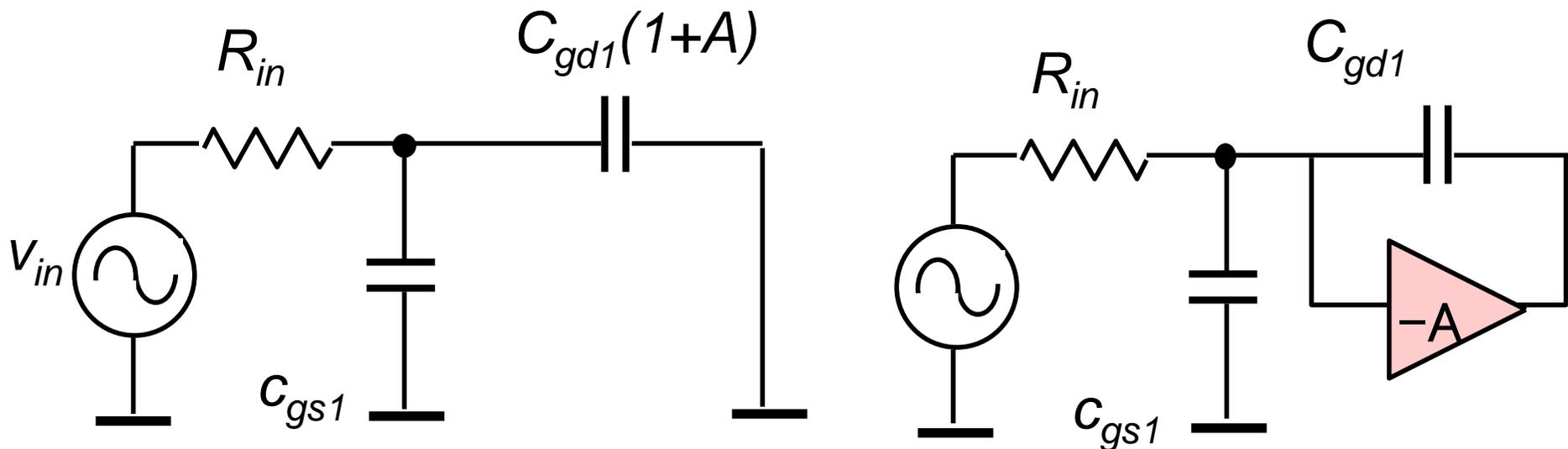
$$g_{m1}R_2$$



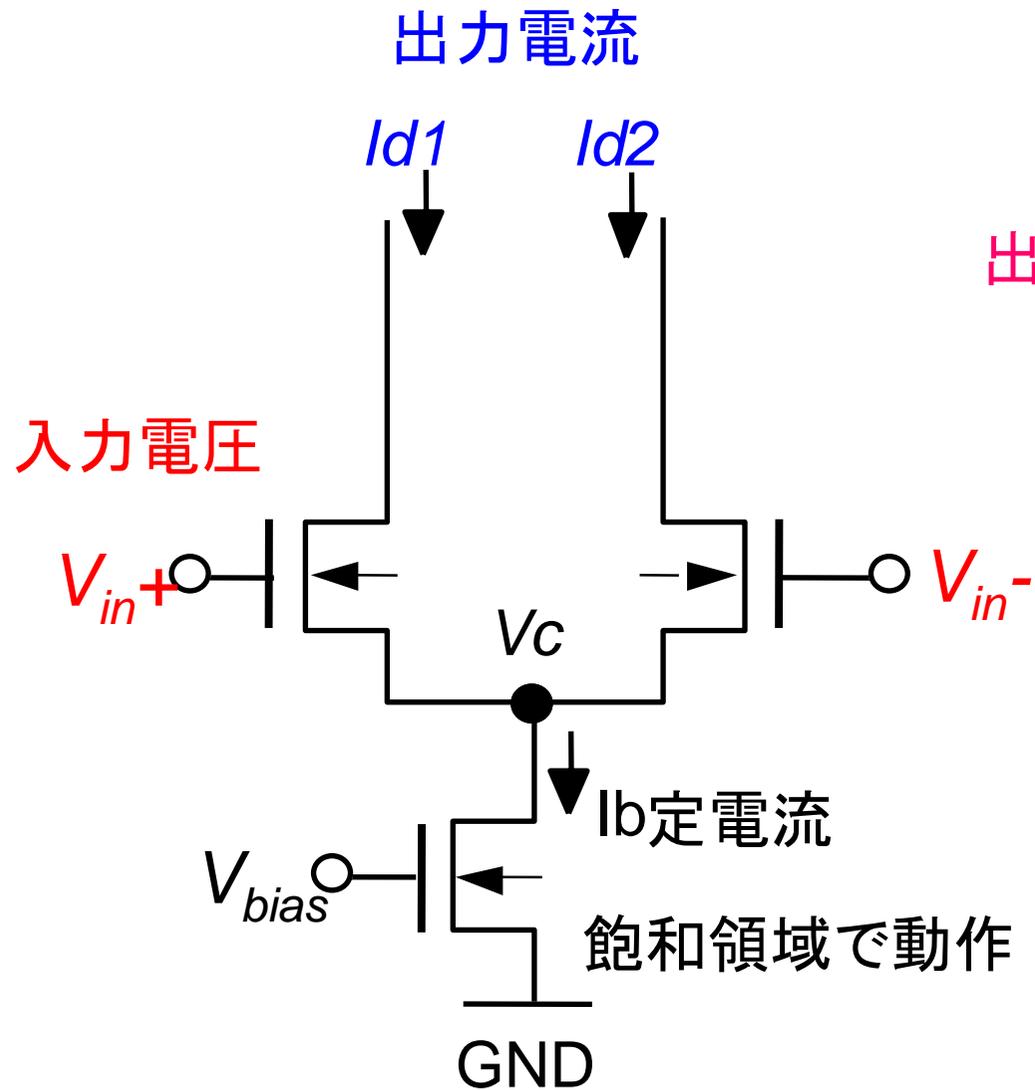
ソース接地アンプの信号帯域

$$f_{-3dB} = \frac{1}{2\pi R_{in} [C_{gs1} + C_{gd1} (1 + g_{m1} R_2)] + R_2 (C_{gd1} + C_2)}$$

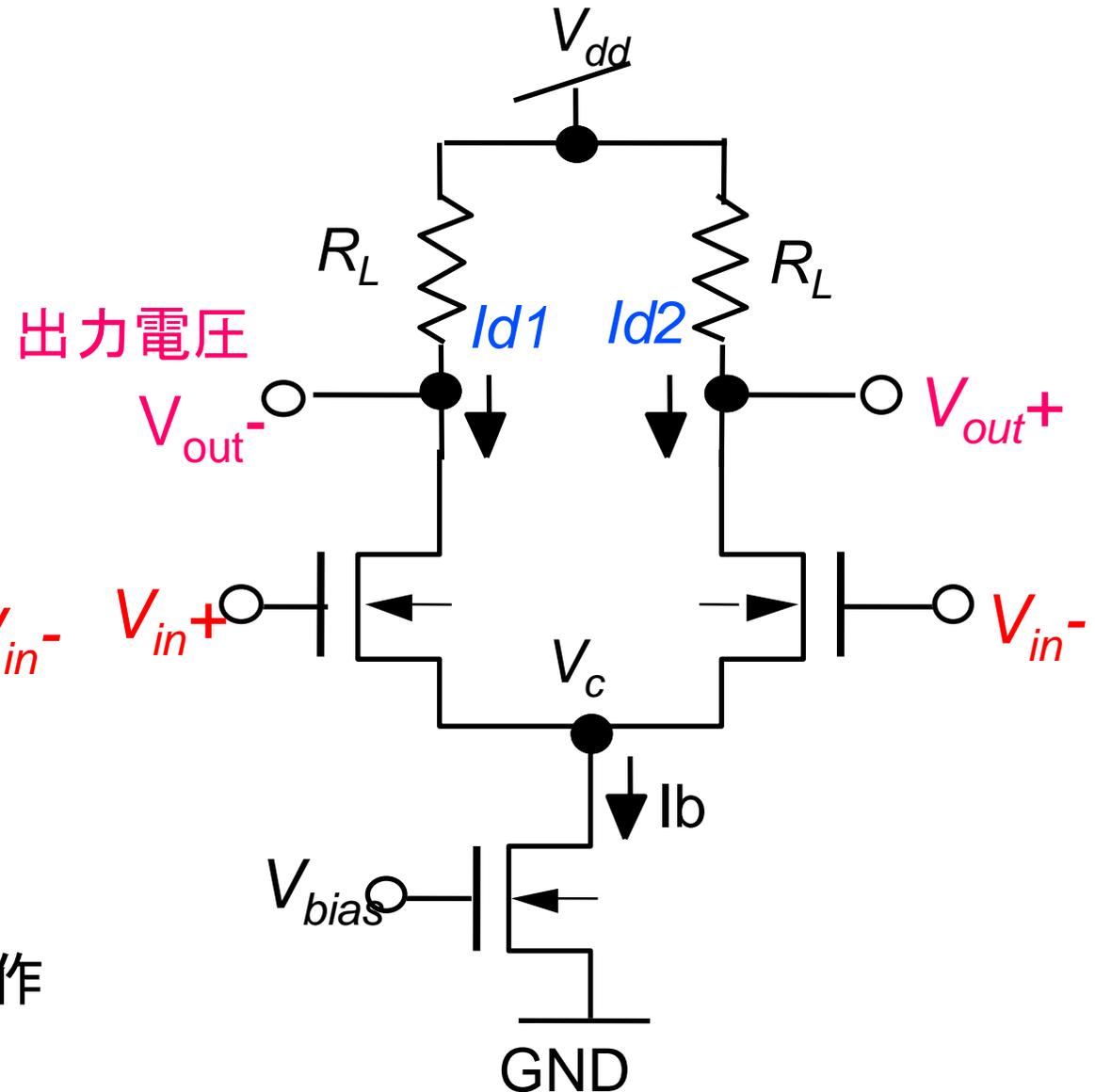
$$= \frac{1}{2\pi R_{in} [C_{gs1} + \boxed{C_{gd1} (1 + A)}]} \quad \text{ミラー容量} \quad A = g_{m1} R_2$$



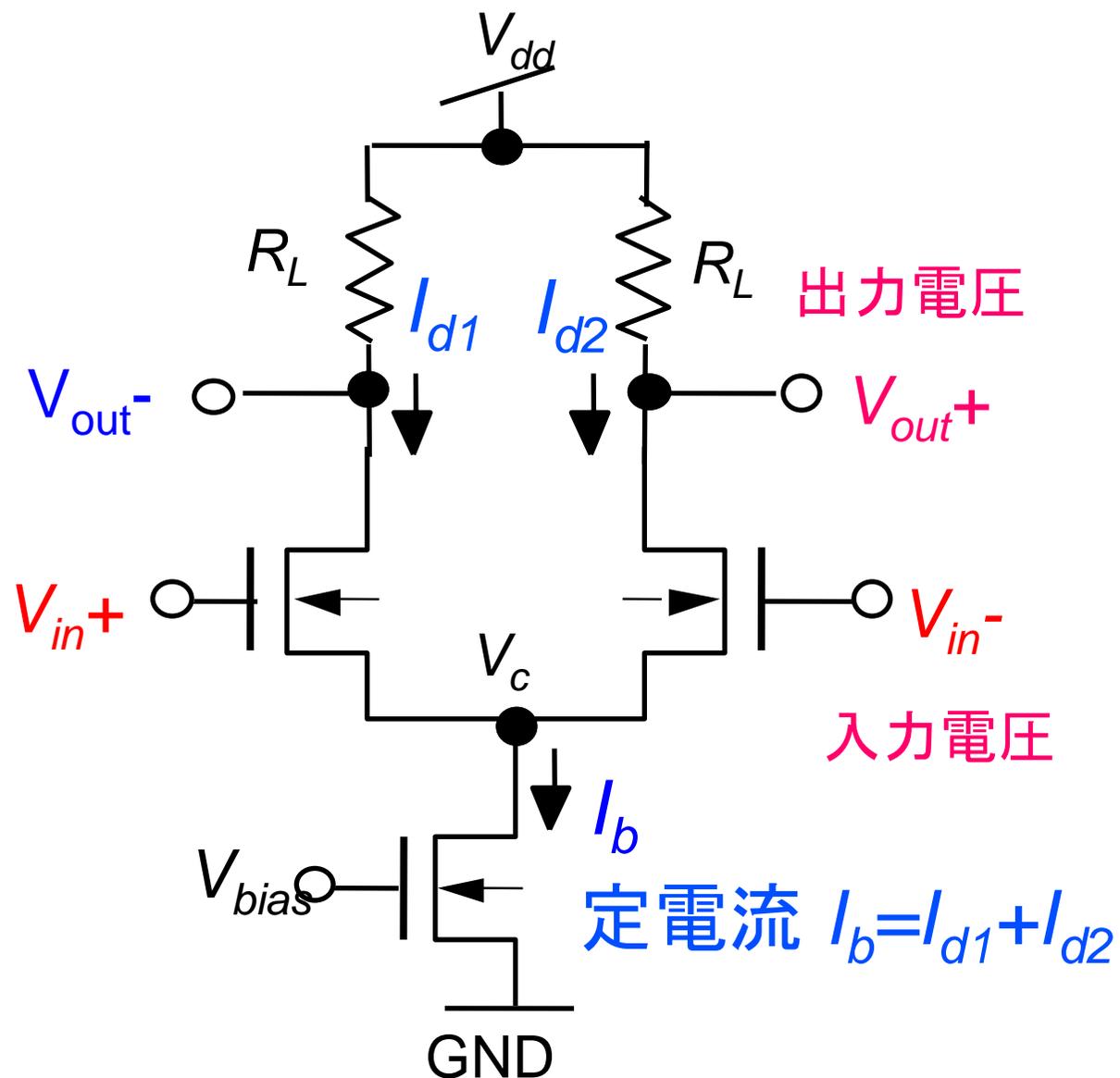
ソース結合差動対



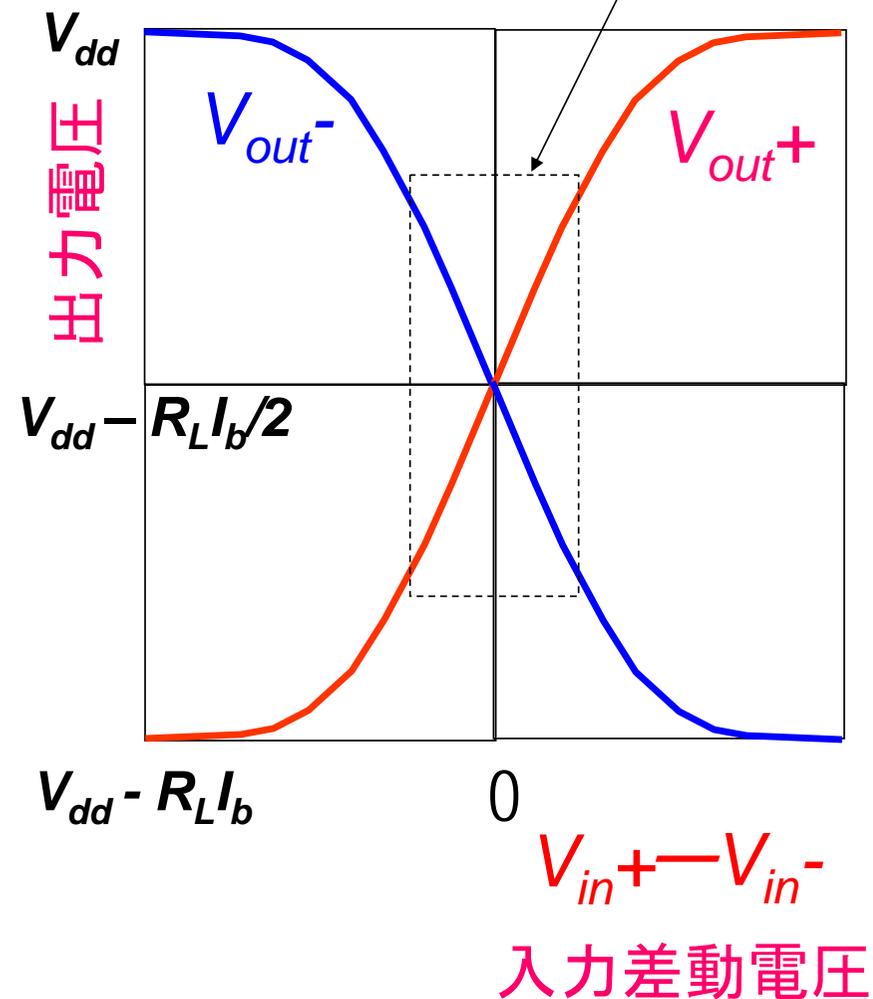
差動増幅回路



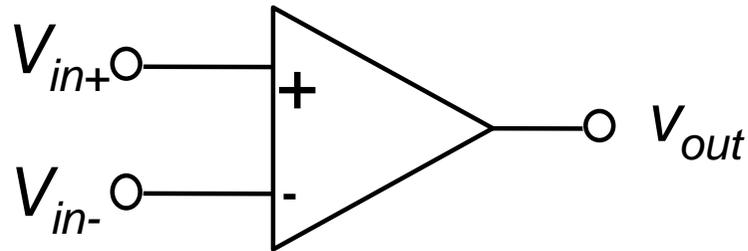
差動増幅回路の動作



線形性のある領域



OPA : Operational Amplifier



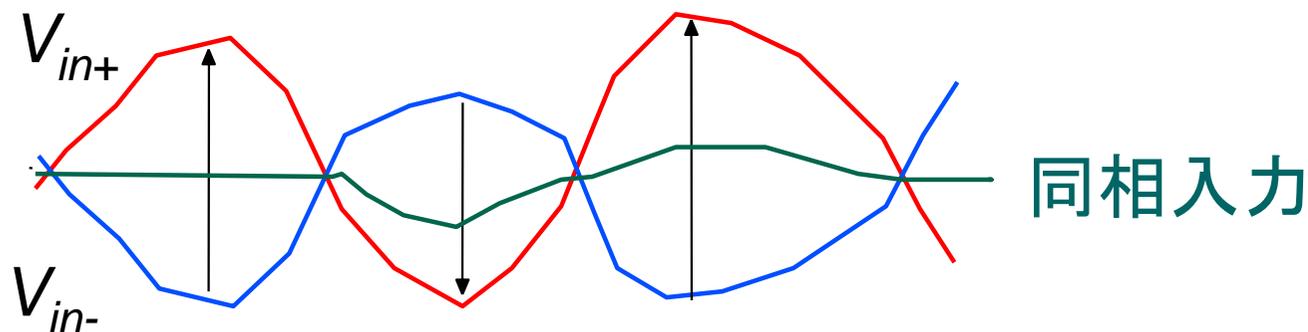
$$V_{out} = A_d (V_{in+} - V_{in-})$$

差動入力 $V_{in+} - V_{in-}$ に対する利得 $A_d = \infty$

出力インピーダンス = 0

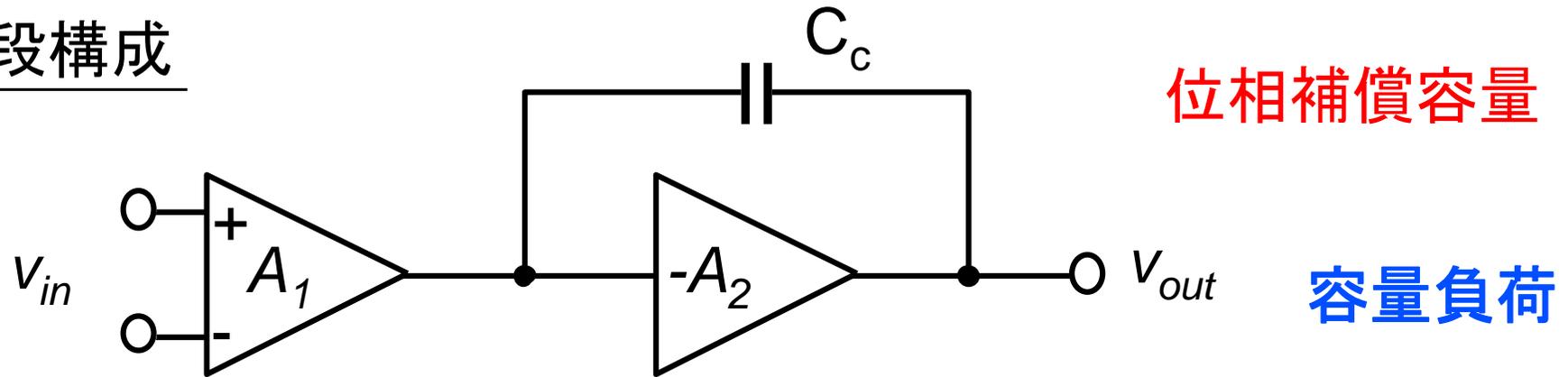
入力インピーダンス = ∞

同相入力 $(V_{in+} + V_{in-}) / 2$ に対する利得 $A_c = 0$



オペアンプのブロック構成

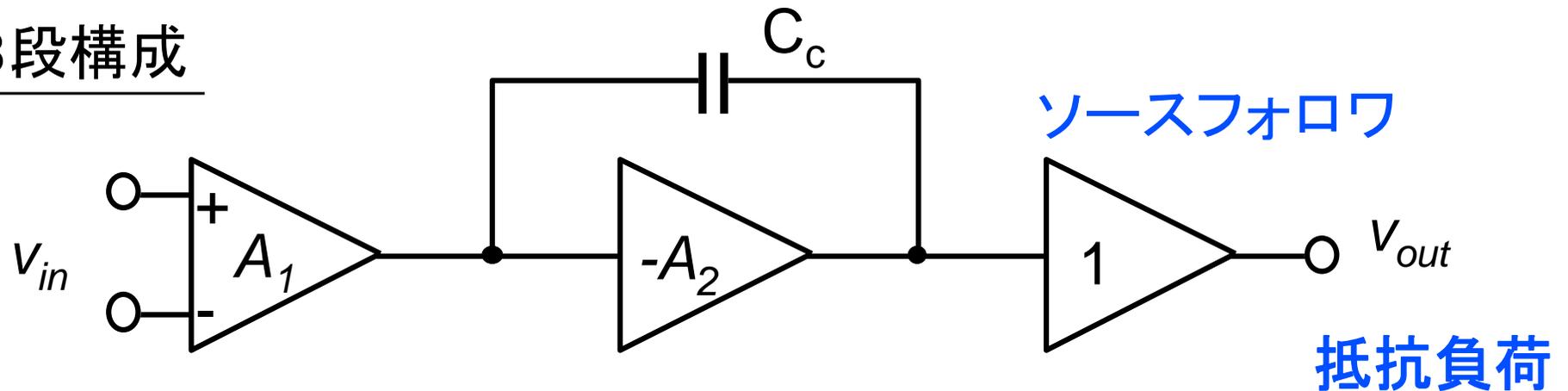
2段構成



差動アンプ

ソース接地アンプ

3段構成



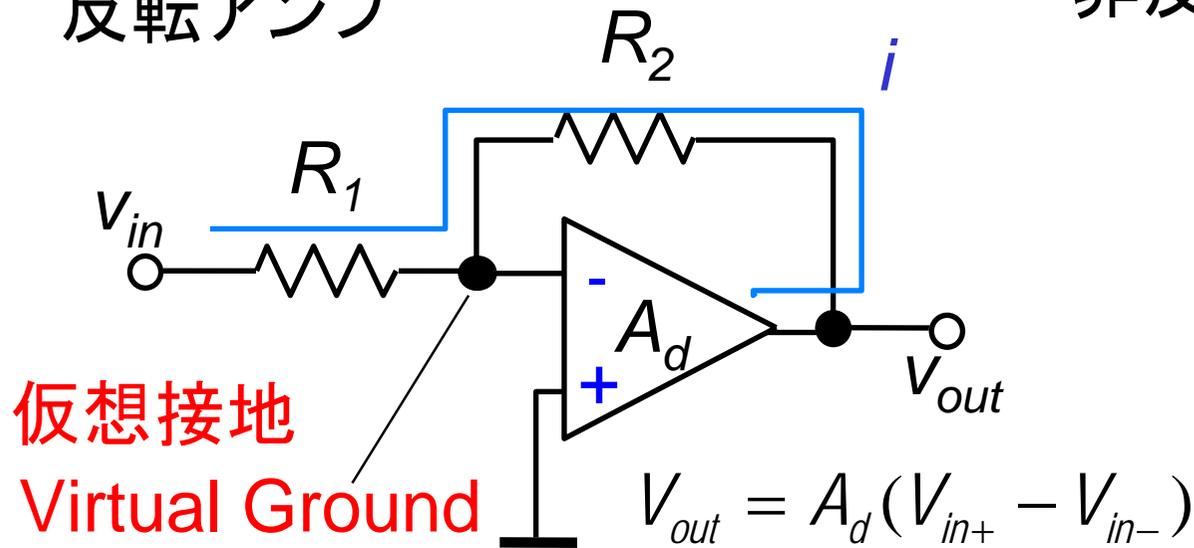
Differential input stage

Second gain stage

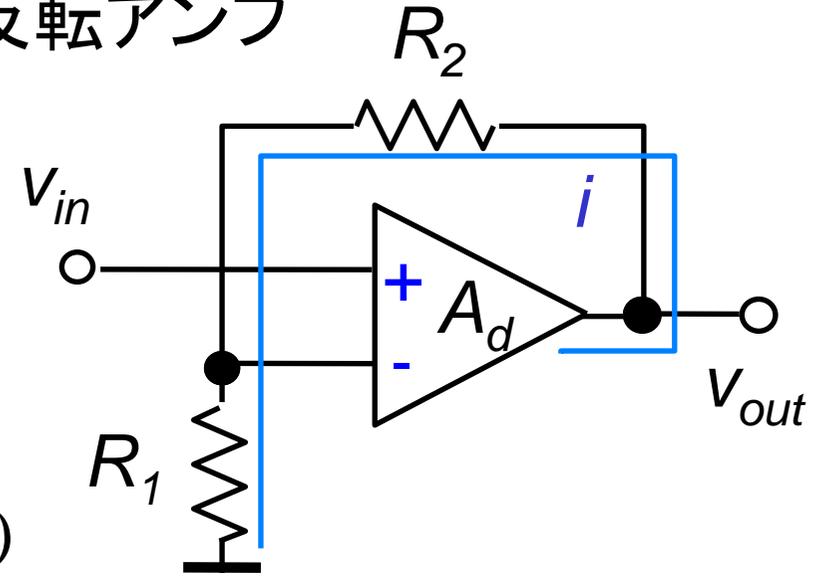
Output buffer

オペアンプを用いた基本回路

反転アンプ



非反転アンプ



$$V_{out} = A_d (R_2 V_{in} + R_1 V_{out} - 0) / (R_1 + R_2)$$

$$V_{out} = A_d (V_{in} - R_1 V_{out} / (R_1 + R_2))$$

$$A_d = \infty$$

$$A_d = \infty \quad V_{out} / V_{in} = 1 + (R_2 / R_1)$$

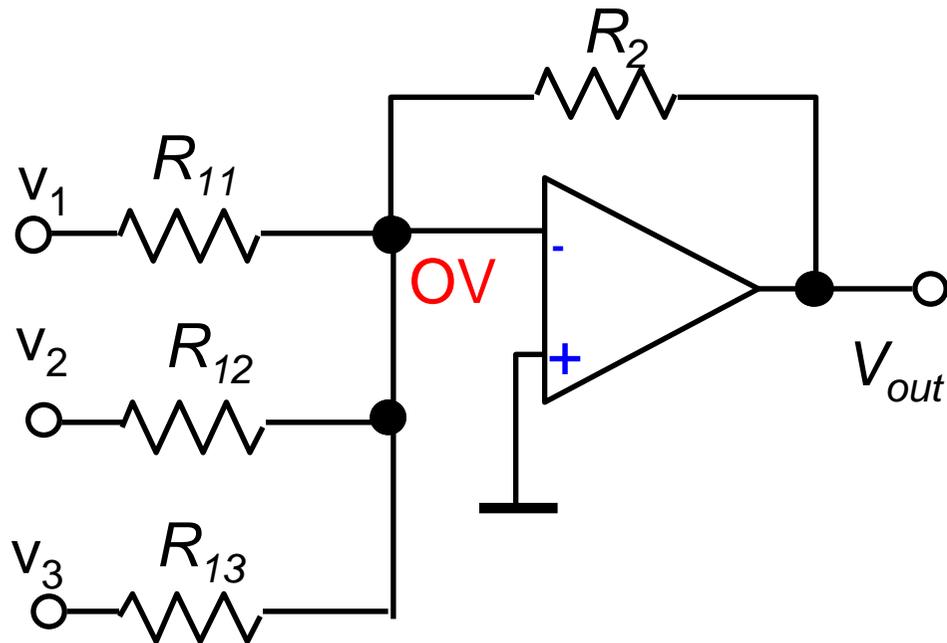
$$V_{out} / V_{in} = -R_2 / R_1$$

$$R_1 = \infty \quad V_{out} / V_{in} = 1$$

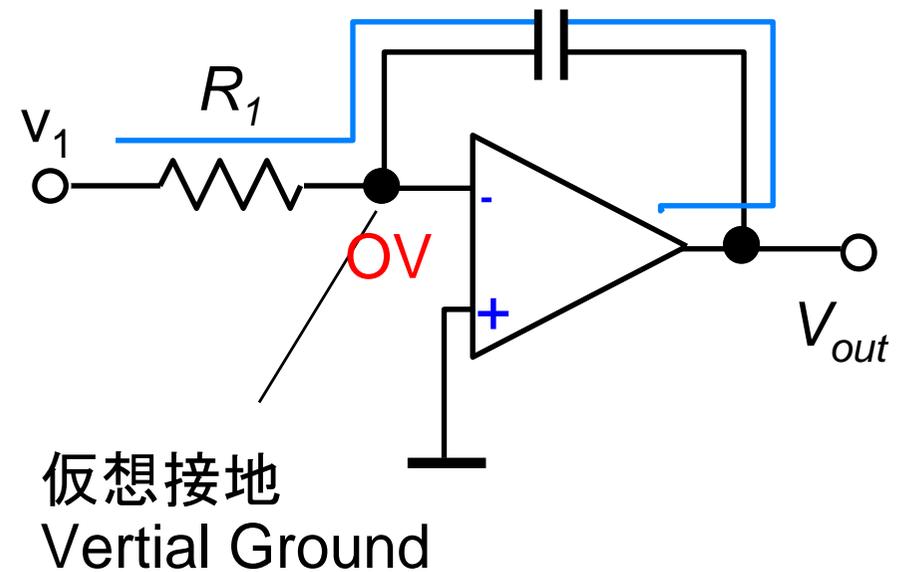
ボルテージフォロワ

オペアンプを用いた基本回路

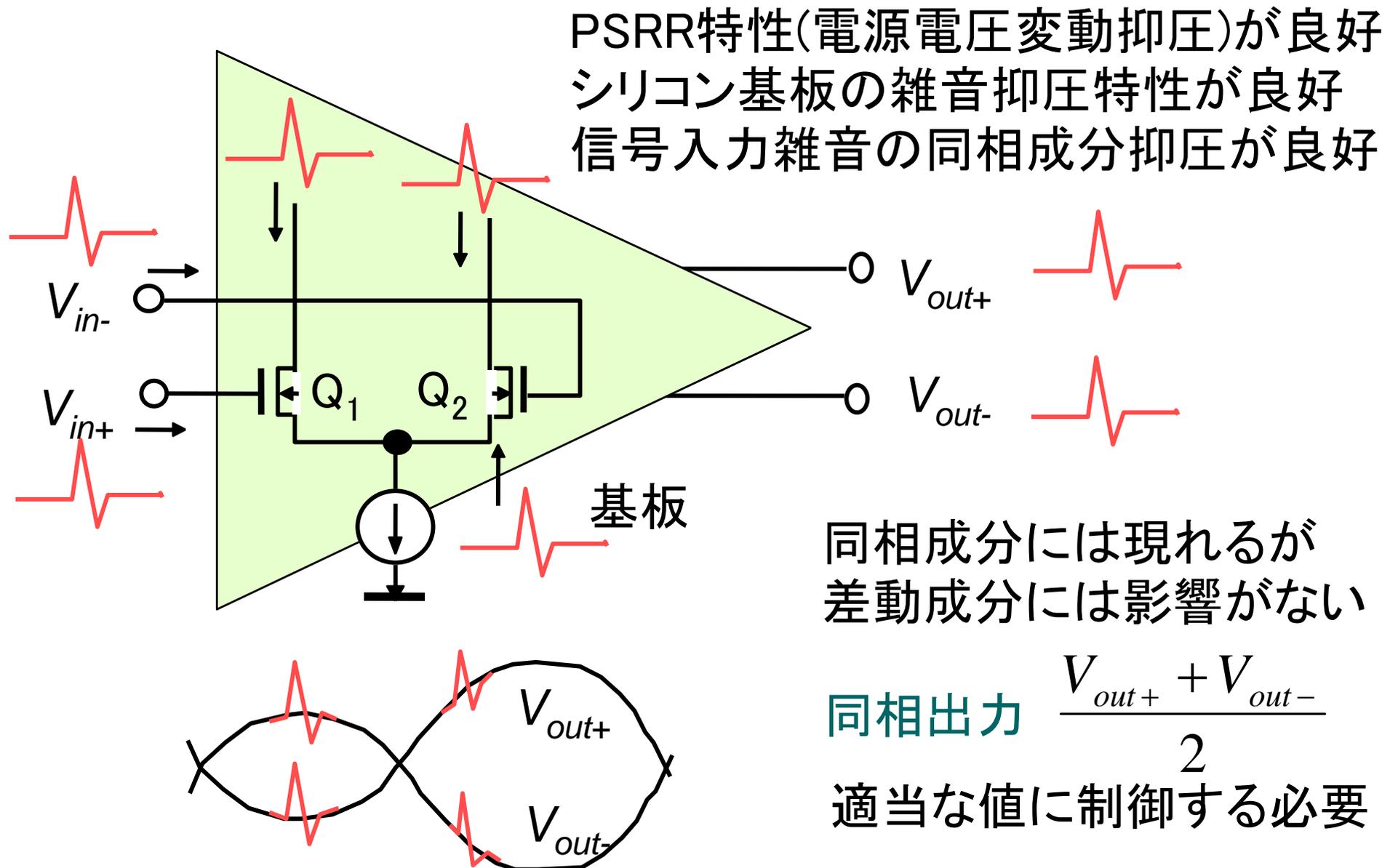
加算回路



積分回路



全差動OPA(差動入力差動出力)



コンパレータ(電圧比較器)の機能

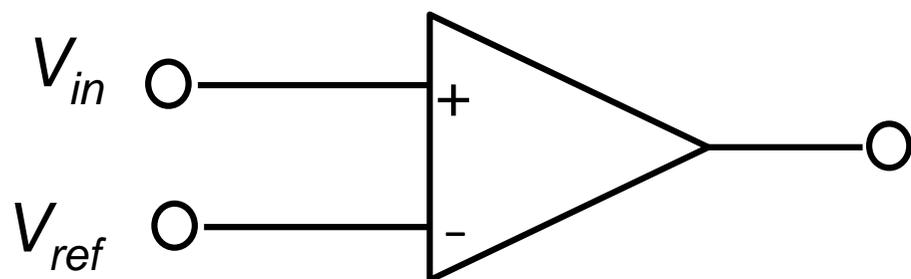
アナログ信号をデジタル化(2値化)する

$$V_{in} > V_{ref} : V_{out} = 1$$

$$V_{in} < V_{ref} : V_{out} = 0$$

オペアンプを用いたコンパレータ

オープンループのオペアンプはコンパレータになる.

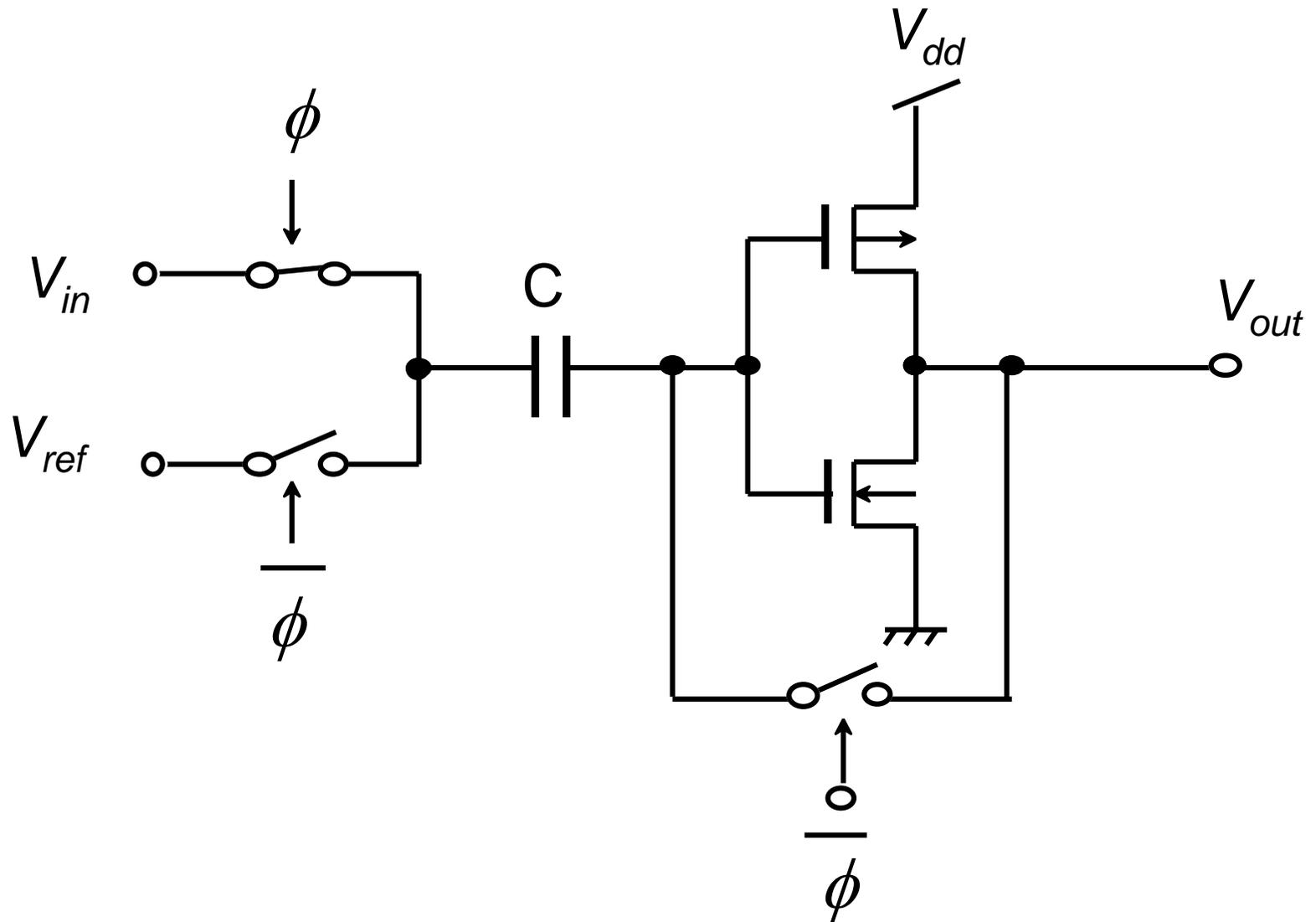


$V_{in} > V_{ref}$ の時出力High

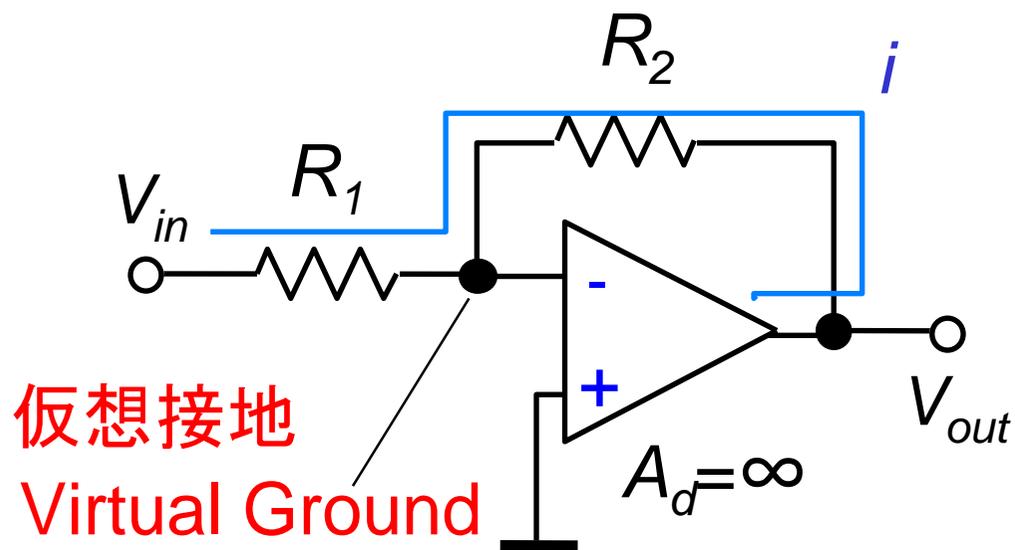
$V_{in} < V_{ref}$ の時出力low

- 感度(精度)は利得で決まり, 高い
- 応答速度は遅い

インバータチヨツパ型コンパレータ

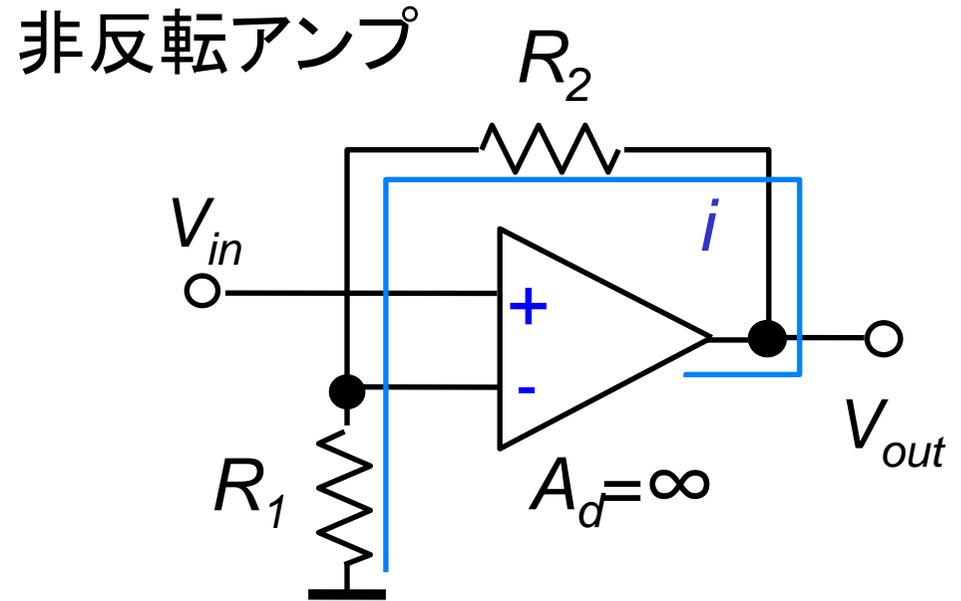


宿題 1月15日 オペアンプを用いた基本回路



図に示す反転アンプでゲインが
 $V_{out} / V_{in} = -R_2 / R_1$ となることを説明せよ。

オペアンプの差動利得を A_d として、
ゲインの式を求め、 $A_d = \infty$ とせよ。

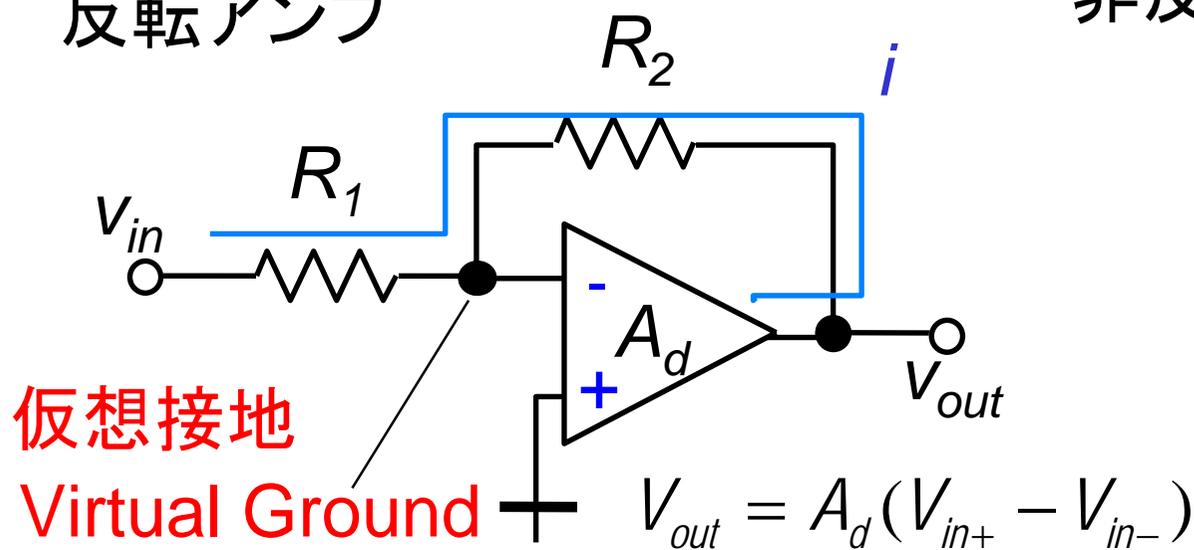


図に示す非反転アンプでゲインが
 $V_{out} / V_{in} = 1 + (R_2 / R_1)$ となることを説明せよ。

オペアンプの差動利得を A_d として、
ゲインの式を求め、 $A_d = \infty$ とせよ。

オペアンプを用いた基本回路

反転アンプ



$$V_{out} = A_d(0 - R_2 V_{in} - R_1 V_{out}) / (R_1 + R_2)$$

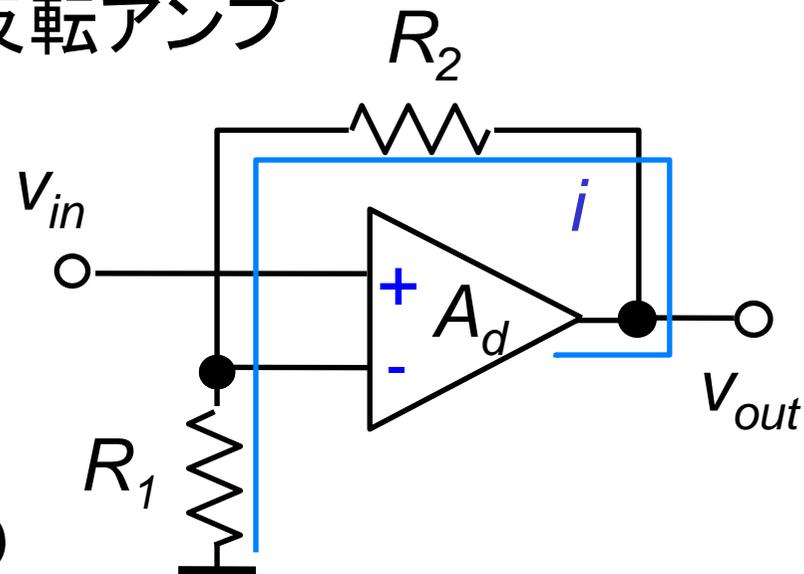
$$(R_1 + R_2 + A_d R_1) V_{out} = -A_d R_2 V_{in}$$

$$V_{out} / V_{in} = -A_d R_2 / (R_1 + R_2 + A_d R_1)$$

$$V_{out} / V_{in} = -R_2 / ((R_1 + R_2) / A_d + R_1)$$

$$A_d = \infty \quad V_{out} / V_{in} = -R_2 / R_1$$

非反転アンプ



$$V_{out} = A_d(V_{in} - R_1 V_{out} / (R_1 + R_2))$$

$$(R_1 + R_2) V_{out} = A_d((R_1 + R_2) V_{in} - R_1 V_{out})$$

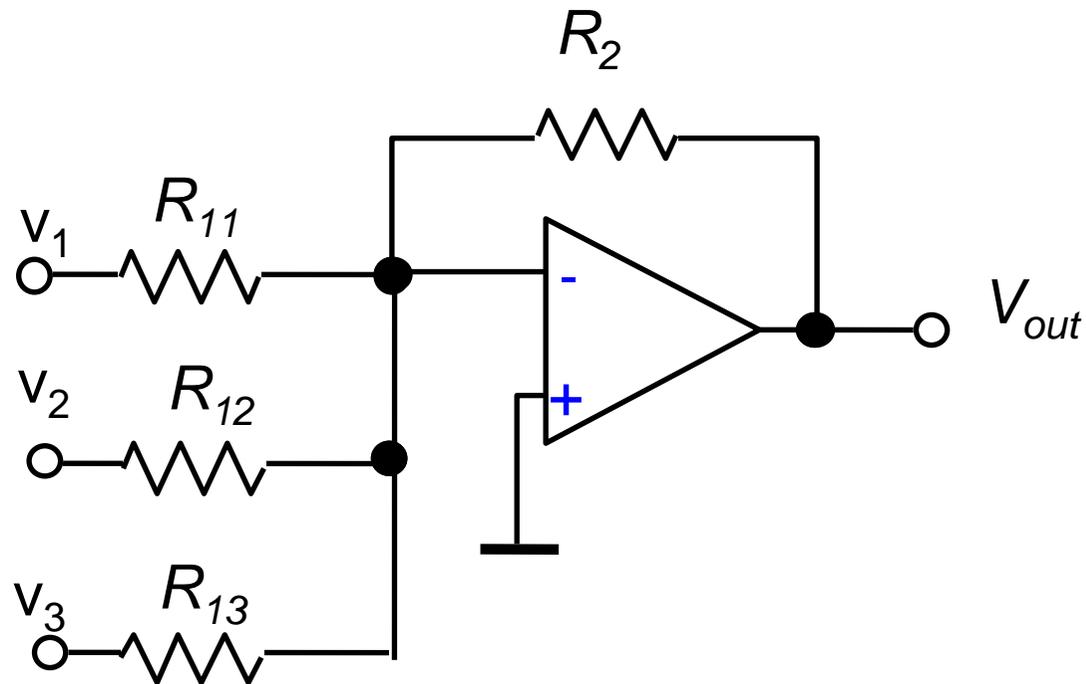
$$((R_1 + R_2) + A_d R_1) V_{out} = A_d (R_1 + R_2) V_{in}$$

$$V_{out} / V_{in} = A_d (R_1 + R_2) / ((R_1 + R_2) + A_d R_1)$$

$$A_d = \infty \quad V_{out} / V_{in} = 1 + (R_2 / R_1)$$

$$R_1 = \infty \quad V_{out} / V_{in} = 1$$

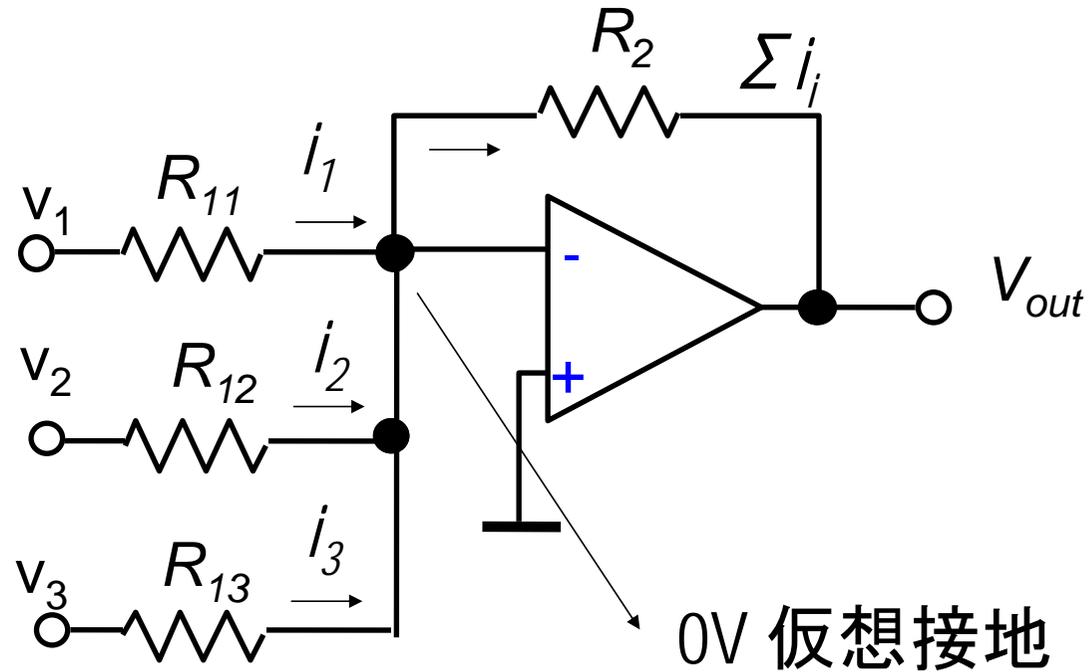
宿題 1月15日 オペアンプを用いた加算回路



この回路で V_{out} の式を求めよ。

V_1, V_2, V_3 を重み付け加算するのはどうするかを説明せよ。

宿題解答 1月15日 オペアンプを用いた加算回路



R_i を流れる電流は $i_i = V_i / R_{1i}$

R_2 を流れる電流は Σi_i

$$V_{out} = -R_2 (V_1 / R_{11} + V_2 / R_{12} + V_3 / R_{13})$$

重み係数は $R_2 / R_{11}, R_2 / R_{12}, R_2 / R_{13}$