

UDC 621.372.543.2 : 621.372.57].049.776.4

多周波受信器用混成集積化RC アクティブBPFの設計

正員 岩田 穆[†] 正員 吉村 寛[†]

正員 柳川 文彦[†]

Design of Hybrid Integrated RC Active BPF for Multi-Frequency Signaling

Atsushi IWATA[†], Hiroshi YOSHIMURA[†] and
Humihiko YANAGAWA[†], Regular Members

あらまし 交換機用多周波信号受信器のBPFのRCアクティブ化、混成IC化のため、回路設計法、混成IC設計法を検討した。まず伝達関数としてButterworth関数とUlbrich関数の周波数特性と過渡応答特性を比較することにより、両関数の中間の関数が多周波受信器用BPFに適していることを示した。回路構成としてDeliyanannisの回路を採用し、演算増幅器の周波数特性と容量素子のtan δを考慮して素子感度解析を行い、更に混成ICの素子設計条件を加味して最適定数設計法を示した。次に工数低減を目的として新しいはんだ溶融接続法による混合ICの設計を行い、薄膜RC素子と厚膜2層配線を組合せて高密度な素子実装を可能にした。試作したフィルタはLCフィルタの1/30以下の体積であり、又Qが35程度と比較的高いにもかかわらず、良好な安定性を示し、多周波受信器の小型化、経済化に有効である。

1. まえがき

交換機間の信号伝送用の音声帯域多周波信号(700, 900, 1,100, 1,300, 1,500, 1,700Hz)の受信にはLCフィルタを用いた多周波受信器が使われている。このような音声帯域のフィルタをRCアクティブ化し、更に混成集積化することにより、小形化、経済化が図れるため、内外で研究、実用化が進められている。

Moschytzによりタンタル薄膜技術を用いたRCアクティブフィルタの混成IC化が検討され⁽¹⁾、Friendにより融通性の高い混成ICの設計法が示されている⁽²⁾。これまでの報告にはQが20程度以下と低いものが多く、又回路定数設計と混成ICのパターン設計を結びつけた最適化を述べているものはない。そこで本文では比較的Qの高い多周波受信器用BPFの混成IC化のための最適設計法について述べる。この設計法は以下に述べるように混成IC化の各種条件を考慮した新しい設

計法であり実用上有効であると考える。

まず伝達関数としてButterworth関数とUlbrich関数⁽³⁾を選び、時間応答特性と周波数特性を比較することにより多周波受信器用BPFには両関数の中間の関数が適することを示し、その設計法を述べる。次に混成ICの小形化、経済化のため2次伝達関数が1個の演算増幅器で実現できるDeliyanannisの回路⁽⁴⁾を取り上げ、柳沢らにより提案された近似方法⁽⁵⁾により演算増幅器の周波数特性を考慮し、又容量素子のtan δを考慮した近似的設計式を示す。これを基にした素子感度解析結果に混成ICに使用する素子の精度、安定度およびRC素子のパターン設計条件を加味した最適な定数設計法を示す。素子値設計条件として素子値の比の減少による安定化、全素子値の減少による小形化を図り、又チャネル間で素子値を共通化することによるマスク組数の最小化を図る。混成IC構造としては各々別基板に製作したRC素子とモノリシックの演算増幅器をはんだ溶融接続法により厚膜配線基板に一度に接続する新方式⁽⁶⁾をとり、工数削減、製造歩留り向上による経済化をねらう。又、高精度を得るために周波数、Q、利得の機能トリミング⁽⁷⁾を採用し、これに適

†電電公社武藏野電気通信研究所、武藏野市

Musashino Electrical Communication Laboratories, N.T.T.,
Musashino-shi, 180 Japan

論文番号：昭 52-287[C-57]

したパターン設計法を示す。最後に試作した混合 IC 化フィルタの初期精度、温度特性の実測値を示し、規格およびシミュレーション結果と比較する。この結果、本設計法により十分安定な特性の混成 IC 化 RC アクティブフィルタが得られることが分かる。

2. 伝達関数の設計

多周波受信器の各種受信方式に必要とされる BPF の減衰量が求められている⁽⁸⁾。ここではリニアアンプ方式用 BPF を例として取上げ、伝達関数の設計法を述べる。必要な減衰量は中心周波数 (f_0) $\pm 185\text{Hz}$ で 38dB である。又、受信器の感動不感動レベルの幅から各部の回路偏差を差引くと、通過域 ($f_0 \pm 15\text{Hz}$) の利得偏差を 3dB 以下とする必要がある。又、他チャネル信号の立上り、立下り時に生じる過渡応答（以下、妨害応答と書く）ができるだけ小さいことが要求される。

そこで、従来波形伝送用伝達関数として用いられている Butterworth 関数と Ulbrich 関数について周波

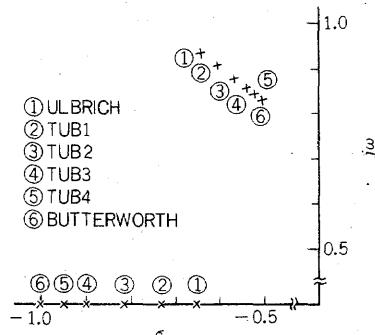


図 1 基準 LPPF の伝送極の配置

Fig. 1 - Pole location of normalized LPPF.

数特性と時間応答特性を比較した。Ulbrich 関数は Butterworth 関数に比較して Q を低くできるので、RC アクティブ化すると安定性がよく、又遅延時間が平たんなため妨害応答が小さい。しかし、帯域幅が狭く通過域での利得偏差が Butterworth 関数より大きくなる。そこで Butterworth 関数と Ulbrich 関数の中間に周波数域、時間域特性が最適な関数があると考え、図 1 に示すように Transitional Ulbrich Butterworth 関数（以下 TUB 関数と書く）を定義して特性計算を行った。計算手順は次のとおりである。(1) 図 1 の基準 LPPF の根を BPF に変換し、減衰量が設計値となるように帯域幅を求めて実周波数に変換する。(2) 周波数特性を求める。(3) 逆ラプラス変換により妨害応答を求める。図 2 に Butterworth 関数、Ulbrich 関数および TUB 関数について計算により求めた Q の最

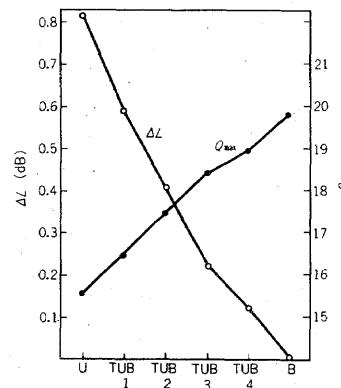


図 2 各種関数形の Q_{\max}

Fig. 2 - Q_{\max} and Q_{\max} of various type of transfer functions.

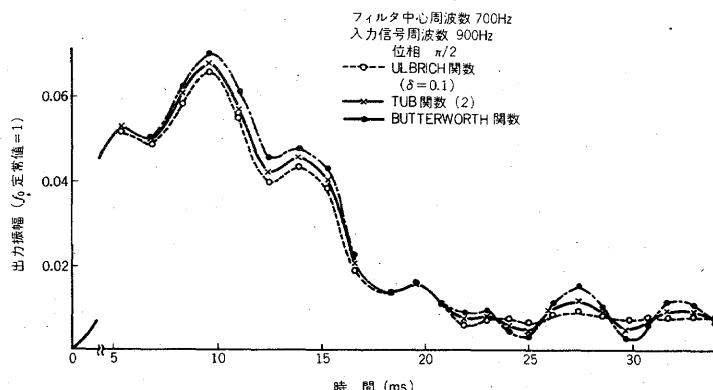


図 3 妨害応答波形の包絡線

Fig. 3 - Envelop of transient response ($f_0 = 700\text{Hz}$, $f_{in} = 900\text{Hz}$).

大値 (Q_{\max}) 及び $f_0 \pm 15 \text{ Hz}$ における利得の近似誤差 (ΔL) を示す。又、図 3 に同様の関数について妨害応答波形の包絡線を示す。

妨害応答は Butterworth 関数より Ulbrich 関数が小さく、TUB 関数は中間である。信号立ち上り後 20ms までの大きいピークを受信器のゲート回路でしゃ断すると、25 ms 以降のリップルによる受信器の誤動作が問題になる。一方 ΔL が大きいと信号周波数偏差により受信不可能となる。関数形による ΔL と上記リップルの変化を比較すると ΔL を優先して考えた方が有利であることが分かる。通過域の総合利得偏差を 3 dB 以下にするには $\Delta L \leq 0.4 \text{ dB}$ が必要であると推定される(3.4)ため、TUB 2 関数が適している。すなわち TUB 2 関数により妨害応答をあまり劣化させないで帯域幅を広げることができ、周波数規格を容易に満足させることができる。又 Butterworth 関数に比較して Q を約 10% 低下させることができ回路実現上有利である。

この設計法により求めた多周波受信器用 BPF の伝達関数の伝送極周波数と Q を表 1 に示す。 $f_0 = 1,700 \text{ Hz}$ の BPF の Q_{\max} は 35.7 であるので、よく使われる Sallen and Key の回路で安定に実現することは不可能である。

表 1 伝送極周波数(f_p)と Q

$f_0 (\text{Hz})$	$f_{p1} (\text{Hz})$	Q_1	$f_{p2} (\text{Hz})$	Q_2	$f_{p3} (\text{Hz})$	Q_3
700	668.23	17.453	700.00	11.358	733.28	17.453
900	867.39	21.955	900.00	14.293	933.84	21.955
1,100	1,066.83	26.456	1,100.00	17.227	1,134.20	26.456
1,300	1,266.36	30.891	1,300.00	20.117	1,334.54	30.891
1,500	1,466.05	35.375	1,500.00	23.040	1,534.74	35.375
1,700	1,661.84	35.674	1,700.00	23.235	1,740.04	35.674

3. 回路設計

2 次フィルタ当たり増幅器を 2 個以上使うなら、正帰還負帰還をかける回路あるいは状態変数を実現する回路により 100 以上の Q を容易に得ることができる。しかし伝送極の Q_{\max} は表 1 に示すように 35 程度であるので、フィルタの小形化、経済化のため増幅器 1 個で 2 次フィルタを実現できる Deliyannis の回路⁽⁴⁾ が有効であると考えた。以下回路解析、混成 IC 化に最適な回路設計法および温度変動のシミュレーション結果について述べる。

3.1 回路解析

図 4 に Deliyannis の回路を示す。この回路の電圧

伝達関数を求める式(1)となる。

$$T(s) = \frac{-\frac{\omega_0}{Q} G_s}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2 + \frac{1}{A(1-b)} \left\{ s^2 + \frac{\omega_0}{Q} ds + \omega_0^2 \right\}} \quad (1)$$

$$\text{ここで } \omega_0 = (C_1 C_2 R R_3)^{-\frac{1}{2}} \quad (2)$$

$$Q = \frac{\sqrt{q} a(1-b)}{(1+q)(1-b)-a^2 b} \quad (3)$$

$$G = \frac{a k Q}{\sqrt{q}(1-b)} \quad (4)$$

である。演算增幅器の利得 A を 1 次遅れ特性 $A = A_0 \omega_c / (s + \omega_c)$ とし (A_0 は直流利得、 ω_c はしゃ断周波数)、又 s を ω_0 で規格化すると式(1)の分母 $D(s)$ は式(5)となる。

$$D(s) = s^3 + \left\{ A_0 \omega_c (1-b) + \omega_c + \frac{d}{Q} \right\} s^2 + \left\{ \frac{A_0 \omega_c (1-b) + \omega_c d}{Q} + 1 \right\} s + \omega_c \{ A_0 (1-b) + 1 \} \quad (5)$$

ここで式(5)が式(6)の形に因数分解できたとし、各係数を比較することにより ω_a 、 ω_a 、 Q_a を求める⁽⁵⁾。 $\omega_c \{ A_0 (1-b) + 1 \} + d/Q \gg \omega_a / Q_a$ 、 $A_0 \gg 1$ とし、又 $\{ A_0 (1-b) \omega_c \}^{-1} \ll 1$ の 2 乗項を無視すると

$$D(s) = (s + \omega_a) \left(s^2 + \frac{\omega_a}{Q_a} s + \omega_a^2 \right) \quad (6)$$

$$\omega_a = \{ A_0 (1-b) + 1 \} \omega_c + \frac{d}{Q} \quad (7)$$

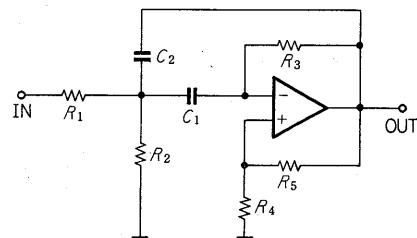
$$\omega_a = 1 - \frac{d}{2 A_0 (1-b) \omega_c Q} \quad (8)$$

$$Q_a = Q \left\{ 1 + \frac{d}{2 A_0 (1-b) \omega_c Q} + \frac{1-d}{A_0 (1-b)} \right\} \quad (9)$$

となる。又 $s = j$ (規格周波数) における利得 G_a は同様の近似によれば

$$G_a = G \left\{ 1 - \frac{d}{A_0 (1-b)} \right\} \quad (10)$$

となる。式(7)～(10)から A_0 、 ω_c 、 b に対する素子感度 S_x^X



$$R = R_1 \parallel R_2, a = \sqrt{R_3/R}$$

$$b = R_4/(R_4 + R_5)$$

$$k = R_2/(R_1 + R_2)$$

$$q = C_2/C_1$$

$$d = \frac{(1-b)(1+q+a^2)}{(1-b)(1+q)-a^2 b}$$

図 4 Deliyannis の回路

Fig. 4 - Deliyannis's circuit.

$=(\Delta X/X) \cdot (x/\Delta x)$ を求めると表2を得る。ここで $q=1$ のとき a に対する素子感度が最小となることが知られているので⁽⁴⁾、この条件で計算を進める。

次に容量素子の $\tan \delta$ に対する素子感度を求める。 $\tan \delta$ を容量に直列の抵抗 $r=\tan \delta/\omega$ として考慮すると $1/C'=1/C+r_s$ とすればよい。これを式(1)に代入し、 s を ω_0 で規格化し、 $A \rightarrow \infty$ とすると

$$\omega'_0 = 1 - \frac{1}{2Q} \frac{\omega_0}{\omega} (\tan \delta_1 + \tan \delta_2) \quad (11)$$

$$\frac{1}{Q'} = \frac{1}{Q} + \frac{\omega_0}{\omega} (\tan \delta_1 + \tan \delta_2) \quad (12)$$

となる。ここで C_i の $\tan \delta$ を $\tan \delta_i$ とした。 $\tan \delta_1 \approx \tan \delta_2$ 、 $\omega \approx \omega_0$ として $\tan \delta$ に対する素子感度を求めると式(13), (14)となる。

$$S_{\tan \delta}^{Q'} = -\frac{\tan \delta / Q}{1 - \tan \delta / Q} \quad (13)$$

$$S_{\tan \delta}^{Q'} = S_{\tan \delta}^{G'} = -\frac{2Q \tan \delta}{1 + 2Q \tan \delta} \quad (14)$$

表2より A_0 , ω_c , b に対する ω_a , Q_a , G_a の素子感度と b の関係を計算した結果を図5に示す。但し、 $Q=35$, $A_0 \omega_c = 588$ とした。又式(13), (14)より $\tan \delta$ に対する素子感度と $\tan \delta$ の関係を図6に示す。これらから次のことが分かる。

(1) $S_b^{Q_a}$ は $b=0.3$ で 45 と大きく、 b の増加と共に

表2 ω_a , Q_a , G_a の素子感度

x_i	$S_{x_i}^{\omega_a}$	$S_{x_i}^{Q_a}$	$S_{x_i}^{G_a}$
A_0	$\frac{a^2+2}{2A_0(1-b)a\omega_c}$	$-S_{A_0}^{\omega_a} + \frac{aQ}{A_0(1-b)^2}$	$\frac{(a^2+2)Q}{A_0(1-b)a}$
ω_c	$S_{A_0}^{\omega_a}$	$-S_{A_0}^{\omega_a}$	0
b	$-\frac{b(a^2+2)}{2A_0(1-b)a\omega_c}$	$\frac{baQ}{(1-b)^2}$	$\frac{b(a^2+2)Q}{(1-b)a}$

大きくなる。

(2) $S_{\omega_c}^{Q_a}$, $S_{A_0}^{Q_a}$ は小さく 10^{-3} のオーダであり、又 $b=0.25$ 付近に最小値をもつ。

(3) $S_{\omega_c}^{Q_a}$, $S_{A_0}^{Q_a}$, $S_b^{Q_a}$ は 10^{-3} のオーダで小さく、 $S_{\omega_c}^{Q_a}$, $S_{A_0}^{Q_a}$ は $b=0.25$ 付近に最小値をもつ。

(4) $S_{\tan \delta}^{Q'}$, $S_{\tan \delta}^{G'}$ は $\tan \delta=0.2\%$, $Q=35$ で 0.1 と大きく、 $\tan \delta$ の増加と共に大きくなる。

(5) $S_{\tan \delta}^{Q'}$ は小さく 10^{-4} のオーダである。

又、図5より a は b の減少と共に増加し、抵抗値の比が大きくなることが分かる。

低い Q でよく用いられる Sallen and Key の回路では同一条件で $S_{A_0}^Q \approx 0.24$ であるので Deliyannis の回路は増幅器の特性変動に対して安定であることが分かる。

図4の回路を系統接続して高次フィルタを構成する

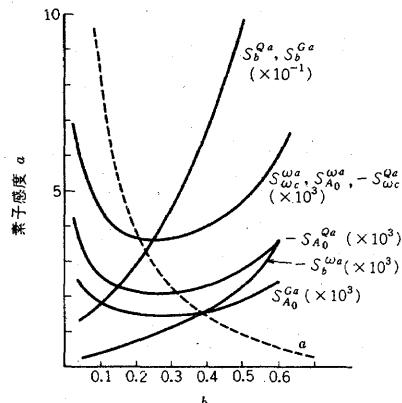


図5 A_0 , ω_c , b に対する素子感度と b の関係
Fig. 5 - Relations between sensitivities to A_0 , ω_c , b and b .

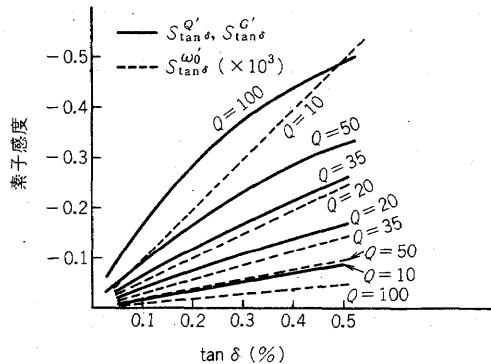


図6 $\tan \delta$ に対する素子感度と $\tan \delta$ の関係
Fig. 6 - Relations between sensitivities to $\tan \delta$ and $\tan \delta$.

とき利得が大きすぎることがある。このとき図7に示すように R_1 , R_2 の L形減衰器を T形減衰器に変えて等価的高抵抗を得るとよいことが知られている⁽⁹⁾。T形減衰器の場合、 $R=R_{03}+R_{01}/R_{02}$, $k=R_{02}/(R_{01}+R_{02})$ とするのみで前述の関係はすべて成立する。ここで、 $R_t=R_{01}+R_{02}+R_{03}+R_3$ を定義して抵抗値和の評価を行なう。 $R_{03}=pR$ ($0 \leq p < 1$) とすると

$$R_t = \left(\frac{1-p}{k} + \frac{1-p}{1-k} + p + a^2 \right) R \quad (15)$$

となる。ここで $p=0$ は L形減衰器の場合である。 $f_0=1,700$ Hz, $Q=35$, $G=2$, $C=5,000$ pF として数値計算した例を図8に示す。 p を大きくするほど R_t は小さくなるが、 $R_{02}=(1-p)R/(1-k)$ が小さくなり抵抗パターンの設計が困難になる。 R_t は R_{01} , R_{02} , R_{03} , R_3 のなかの最大値と最小値の比であり、 b を小さくする

ほど大きくなる。 R_t の b 依存性はあまり大きくないが $0.15 < b < 0.4$ の範囲で最小となる。

3.2 最適定数設計法

図 5, 6, 8 から多周波受信器用 BPF の最適設計方針として次の点を得た。

(1) Q の精度 $\pm 2\%$ を得るために b の精度を $\pm 0.02\%$ とすると S_b^{Qa} より $b < 0.5$ とする。

(2) 抵抗値の比 R_r を 100 以下とするためには図 8 より $b > 0.1$ とする。

(3) R_t を小さくするためには p を大きくする。但し抵抗比が大きくなり $1 \text{ k}\Omega$ 以下の抵抗が必要となるので p には限界がある。

又、混成 IC のパターン設計、製造の面から次の設計方針を考えた。

(4) 各周波数のフィルタの回路定数をできるだけ共通化、均一化して、一組のマスクで 6 周波分のフィルタを製造可能とする。

(5) 後述するように機能トリングで f_0 , Q を調整するとき、調整抵抗の定数を共通化して、トリング用パターンの簡易化を図る。これにより、自動トリングアルゴリズム及びパターンデータも簡易化できる。

(6) 抵抗値は $1 \sim 100 \text{ k}\Omega$ の範囲とし、パターン設計、製造を容易化し、抵抗値の安定化を図る。

式(2), (3)より f_0 を R_3 で調整したあと、 Q を b (R_4 , R_5) で調整すれば独立性を保てることが分かるので R_3 と R_4

を共通化した。又、素子面積の均一化のため高抵抗となる R_{01} を共通化した。4. で述べるように混成 IC 基板に 2 周波分のフィルタを製造できるので多周波信号を周波数により低群と高群に分けて、各々の群から 1 周波を選んで組合せることにすれば、各々の群の中で定数を共通化することにより前述の利点は得られる。図 9 に定数設計のフローチャートを示す。

3.3 設計例

表 1 の伝達関数を図 9 のフローチャートに従って設計した。 $f_0 = 1,661.8 \text{ Hz}$, $Q = 35.67$, $G = 2$ の 2 次フィルタの定数を表 3 に例として示す。表 3 で機能トリングしろ $\{R_3\}$, $\{R_4\}$, $\{R_5\}$ は式(2), (3) より式(16), (17)を導いて算出した。

$$\{R_3\} = \pm \frac{\Delta C_1}{C_1} \pm \frac{\Delta C_2}{C_2} \pm \frac{\Delta R}{R} \quad (16)$$

$$\{R_4\} = \{R_5\} = \frac{1}{S_b^Q} \left\{ \pm S_a^Q \frac{\Delta a}{a} \pm S_q^Q \frac{\Delta q}{q} \pm S_{\tan \delta}^Q \frac{\Delta \tan \delta}{\tan \delta} \right\} \quad (17)$$

ここで $\Delta X/X$ は各素子あるいはパラメータの偏差を示し、 $\Delta C_1/C_1 = \Delta C_2/C_2 = \pm 5\%$, $\Delta R/R = \pm 2\%$, $\Delta a/a = \pm 4\%$, $\Delta q/q = \pm 10\%$, $\Delta \tan \delta/\tan \delta = \pm 50\%$ とした。明らかなように機能トリングしろには素子の製造偏差を調整する分を含んでいないので、実際のパターン設計の際加えなくてはならない。トリング精度は素子感度と f_0 及び Q の必要精度から求めた。 f_0 の精度は $\pm 0.1\%$, Q の精度は $\pm 2\%$ とした。

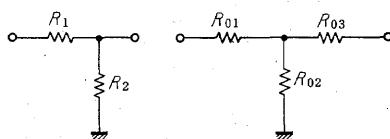


図 7 L 形減衰器と T 形減衰器
Fig. 7 - L type and T type attenuator.

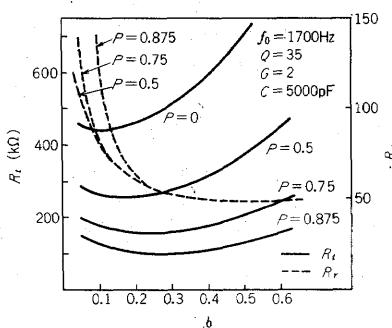
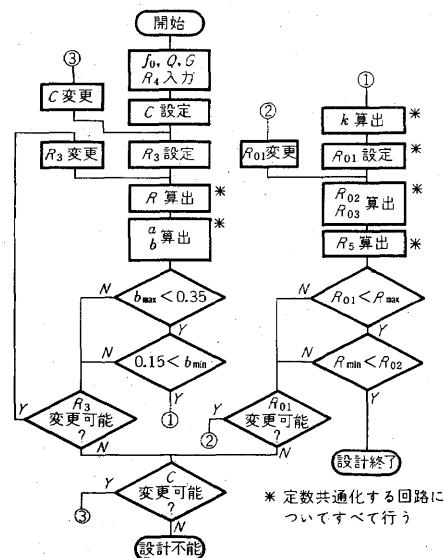


図 8 R_t , R_r と b の関係

Fig. 8 - Relations between R_t , R_r and b .



* 定数共通化する回路についてすべて行う

図 9 定数設計フローチャート

Fig. 9 - Design flow chart.

表 3 定数設計例 (* 共通化)

	定数	機能トリミングしろ	トリミング精度
R_{01}	* 80.0 kΩ	(素子トリミング)	± 2 %
R_{02}	1.359	(素子トリミング)	± 2 %
R_{03}	5.719	(素子トリミング)	± 2 %
R_3	* 52.0	± 12 %	± 0.2 %
R_4	1.83	± 6 %	比精度
R_5	* 7.00	± 6 %	± 0.07 %
C	* 5,000 pF	(素子トリミング)	± 5 %

3.4 温度変動のシミュレーション

製造ロット偏差を考慮して図10に示す2条件について、設計した6次フィルタの温度変動量をモンテカルロシミュレーションにより求めた。図10に通過域の3点の周波数1,685, 1,700, 1,715 Hzにおける利得の温度変動量のヒストグラムを示す。25°Cにおける利得は設計値どおりと仮定して温度変動による利得変動の分布を表している。これより5~50°Cの温度変動に対する通過域の利得変動は+0.4 dB, -1.1 dB以内であると推定される。但し、損失側には伝達関数近似誤差0.3 dBを含んでいる。これらから利得の偏差配分は次のようになり目標値を達成できる見通しを得た。

温度変動	0.40 dB	-0.80 dB
初期調整残	0.20 dB	-0.30 dB
伝達関数近似誤差	0.0 dB	-0.40 dB
電源変動	0.05 dB	-0.05 dB
経年変化	0.40 dB	-0.80 dB
合計	0.90 dB	-2.10 dB

ここで初期調整残には主として測定誤差を考慮し、電源変動には実験値を用いた。経年変化は温度変動と同量を見込んだ。又合計は初期調整残と経年変化を2乗和平方し、ほかを単純加算する方法によって求めた。

4. 混成 IC の設計

4.1 混成 IC 構造

薄膜 RC 素子を各々別基板に製作し、これらを演算増幅器と共にはんだ溶融接続法により厚膜配線基板に実装する新しい混成 IC 構造^[6]を採用した。抵抗素子には通常のグレーズアルミニナ基板に形成した窒化タンタル薄膜(シート抵抗~50Ω/□)を用い、容量素子には新しく開発された窒化タンタル薄膜容量を用いた。演算増幅器には汎用の内部位相補償デュアル形(フェアチャイルド社μA 747相当品)を用い、RC 素子と同一工程で実装するため CCB 形^[7]のチップを

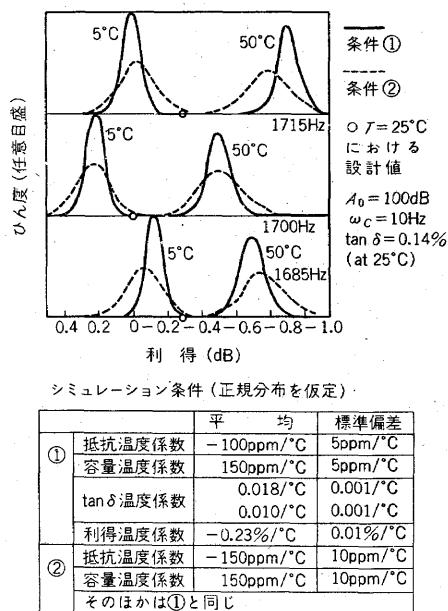


図10 利得温度変動量のヒストグラム
Fig. 10 - Gain variation histogram for temperature drift.

用いた。配線基板にはタンクステンの厚膜2層配線を用い、又抵抗基板、容量基板と配線基板間のクロスオーバーを効果的に利用して高密度化を図った。

RC 基板の接続点ははんだボールを溶着して形成したはんだバンプと配線基板の接続点にディップにより形成したはんだペデスタルを合せてトンネル炉(最高温度~330°C, 3 分間)を通して自動的に100個程度の全接続点が一度に接続できる。このときははんだの量、電極面積、基板の自重により配線基板と RC 基板のギャップを~200 μm に制御することができる。なお演算増幅器も同様の技術で実装可能である。又、混合 IC のリードには座のついた銅線を用いた。

この混成 IC の利点は、(1)組立工程が単純化されており自動化、量産化に適している。(2) RC 素子を各々小形の基板に集中させているため製造歩留りの向上と量産効率の向上が図れる。(3)窒化タンタル薄膜容量は単位面積の容量が~360 pF/mm²とβタンタル薄膜容量に比較して20%低いが、 $\tan \delta$ ~0.14%と50%程度向上でき、容量温度係数~150 ppm/°C と向上でき、窒化タンタル薄膜抵抗の温度係数と整合させることができ容易である。又耐熱性にも優れている。なお、接続点のはんだの流れを防止するため上部電極の金をニクロム膜でおおい、ニクロムの電食を防ぐため樹脂コート

を行っている。

4.2 混成 IC のパターン設計

配線基板の寸法は、混成 IC のプリント板への実装の安定性および基板製造精度により $38 \times 38 \text{ mm}$ とし、 RC 素子の面積および接続点の数から計算して、1 基板に 2 次フィルタを 6 回路すなわち 6 次フィルタを 2 回路作製することにした。周波数の組合せはマスクのリピータビリティを考え、 $700\text{-}1,300\text{Hz}$, $900\text{-}1,500\text{Hz}$, $1,100\text{-}1,700\text{Hz}$ とした。同一チャネル内では 2 次フィルタを Q の低い順、周波数の低い順に接続し、通過域の利得を調整するため最終段に L 形減衰器を配置した。共通化できなかった素子 R_{02} , R_{03} , R_5 はパターンに調整部を設けておき、これをレーザで切断して切離して使用することにした。これらの考慮により、3 品種の混成 IC を 1 組のマスクで製造可能とした。

抵抗のパターン設計には製造偏差 $\pm \Delta p$ (%) と表 3 に示した機能トリミングしきい値 $\pm t$ (%) を考え、設計値より $\Delta p + t$ (%) 減少させたベース部と $2(\Delta p + t)$ のトリミングしきい値を設けた。 $\Delta p \leq 10\%$ である。又、機能トリミングははんだ溶融接続後、回路の交流特性を測定しな

がら行うので、配線基板に窓を開けておき、ここからレーザビームを照射して抵抗を切断することとした。このため R_3 , R_4 , R_5 などの機能トリミング用の素子を集中させ窓の大きさと数を減少させた。レーザトリミングした抵抗素子は線幅が大きく、又切断長の全長に対する割合が小さいほど安定であるので、10%以上のトリミングしきい値を要する抵抗の場合には粗調用のはしご形調整片と微調用の連続調整片を併用した(図11)。抵抗線幅は製造歩留り及び安定性に問題のないところから $50\mu\text{m}$ 以上とした。

容量のパターン設計には素子の縦横比を小さくして、電極直列抵抗による $\tan \delta$ の増加をできるだけ小さくした。図11に抵抗基板および配線基板を示し、図12に完成した混成 IC を示す。フィルタの体積は LC フィルタに比較して $1/30$ 以下である。

4.3 トリミング法

機能トリミングの際、位相特性を測定するとよいことが知られている⁽⁷⁾。 f_0 のトリミングには f_0 における位相を測定しながら -180° となるように R_3 を切断していく。 Q のトリミングには $f_0 \pm \Delta f/2$ (Δf はバンド幅) における位相を測定しながら、これが計算値となるよう R_4 あるいは R_5 を切断していく。なお、このとき位相の代りに f_0 と $f_0 \pm \Delta f/2$ における利得の差を測定しても同様にトリミングできる。このアルゴリズムにより自動トリミングシステム⁽⁷⁾を試作して使用した。レーザトリミングした抵抗素子の安定性は前述したパターン設計条件では化成トリミングによるもの以上である。

5. 特 性

図13に試作したフィルタのトリミング精度を示す。通過域ではほぼ $+0.1$, -0.7 dB 以内であり、3.4 で述べた偏差配分から定めた初期規格を満足している。 f_0

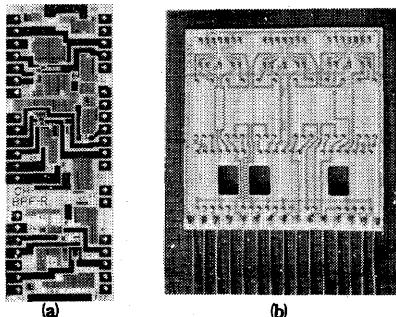


図11 抵抗基板(左)と配線基板(右)
Fig. 11 - Resistor substrate (left) and wiring substrate (right).

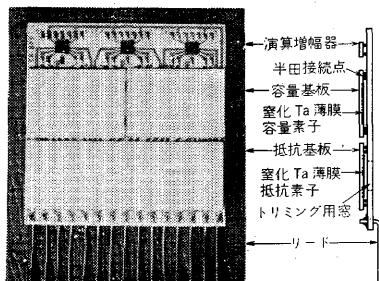


図12 混成 IC 化 BPF
Fig. 12 - Hybrid integrated BPF.

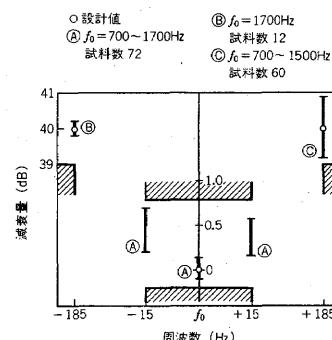


図13 利得のトリミング精度
Fig. 13 - Gain accuracy after trimming.

$\pm 185\text{Hz}$ では設計値に対して $\pm 1\text{dB}$ 程度の偏差が生じている。

図14に温度変動の実測値を示す。図10に示したシミュレーション結果より良好な特性を示している。この主な原因は容量の $\tan \delta$ の温度特性がシミュレーションに用いた条件より優れていたためと考えられる。又 $\pm 10\%$ の電源変動による特性変化は $\pm 0.05\text{dB}$ 以下であった。又、パルスドサイン波に対する過渡応答特性は計算値と一致していた。

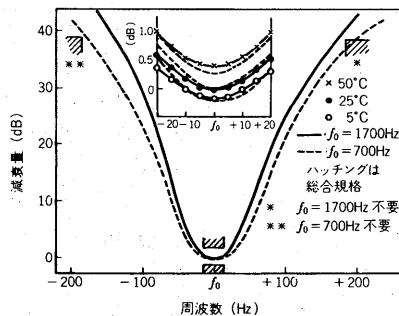


図14 減衰量周波数特性の温度変動

Fig. 14 - Attenuation temperature characteristics.

これらの結果から、混成 IC 化 BPF は設計どおりに動作し良好な精度、安定性を示し、多周波受信器に使用できることが分かった。

6. むすび

多周波受信器用 BPF の RC アクティブ化、混成 IC 化の設計法について述べた。以下に得られた結果をまとめる。

- (1) 受信器の方式上 BPF に要求される周波数域の規格と時間域の特性を満足する最適な関数は Butterworth 関数と Ulbrich 関数の中間の TUB 関数である。
- (2) 演算増幅器の周波数特性と容量素子の $\tan \delta$ を考慮して Deliyannis の回路の素子感度解析を行い、パラメータ b の最適値は 0.25 ± 0.1 であることを示した。
- (3) 素子値和の最小化、素子値範囲の縮小、素子値の共通化のための設計法と(2)の条件を合せて、混成 IC に最適な定数設計法を示した。
- (4) はんだ溶融接続法による混成 IC のパターン設

計法を示した。

(5) 試作したフィルタの体積は LC フィルタの $1/30$ 以下であり、特性は十分規格を満足することが分かり、多周波受信器の小型化、経済化に有効であることが分かった。

謝辞 本研究を進めるに当り、御指導頂いた武藏野通研浜田調査役、基幹交換研究部神宮司部長、電子装置研究部川又部長、通話路装置研究室池田室長、電子回路研究室有吉室長に感謝致します。混成 IC の試作に御協力頂いた日本電気、日立製作所、沖電気、富士通の関係各位に感謝致します。

文 献

- (1) G.S.Moschytz : "FEN filter design using tantalum and silicon integrated circuits", Proc. IEEE, 58, 4, p.550 (1970).
- (2) J.J.Friend, et al. : "STAR: An active bi-quadratic filter section", IEEE Trans., CAS-22, 2, p.115 (1975).
- (3) E.Ulbrich, et al. : "Über den entwurf von all passen tiefpassen und band passen mit einer im tschbyscheffschen sinne approximierten konstanten gruppenlaufzeit", A.E.U, 14, p.451 (1960).
- (4) Deliyannis : "High-Q factor circuit with reduced sensitivity", Electronics Lett., 4, 26, p.577 (1968).
- (5) 柳沢、渡辺 : "增幅器の周波数帯域を考慮した能動 RC フィルタの設計法と評価法", 信学論(A), J59-A, 10, p.794 (1976).
- (6) 道券、大和田、宮田、山本 : "半田溶融接続形混成 IC 構造", 信学技報, CPM76-8 (1976).
- (7) 岩田、丹生、齊藤 : "RC アクティブフィルタの自動トリミングシステム", 信学会回路とシステム理論研資, CST74-44 (1974).
- (8) 岩田、柳川、白田 : "混成 IC 化 MF 受信器の回路方式", 昭51信学総大, 1488.
- (9) L.C.Thomas : "The biquad: Part II - A multi-purpose active filtering system", IEEE Trans., CT-18, 3, p.358 (1971).
- (10) B.S.Berry, et al. : "Studies of the SLT chip terminal metallurgy", IBM. J. RES. DEVELOP. p.286 (1969).

(昭和51年12月9日受付)